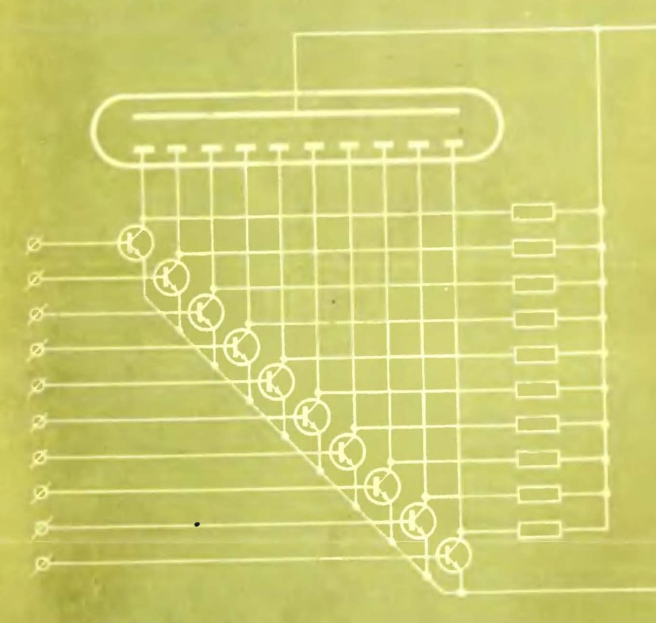
Пересчетные декады

МАССОВАЯ РАДИО БИБЛИОТЕКА

К. К. ТЫЧИНО



·ЭНЕРГИЯ·

МАССОВАЯ РАДИОБИБЛИОТЕКА

Выпуск 731

К. К. ТЫЧИНО

ПЕРЕСЧЕТНЫЕ ДЕКАДЫ



«ЭНЕРГИЯ»

МОСКВА 1970

6П2.15
Т 94
УДК 621.374.3

Тычино К. К.

Т 94 Пересчетные декады, М., «Энергия», 1970.

56 стр. с илл. (Массовая радиобиблиотека. Вып. 731).

В брошюре рассматриваются практические схемы пересчетных декад различного быстродействия, а также дешифраторы и формирующие устройства, предназначенные в основном для работы в электронных частотомерах и цифровых вольтметрах. Рассматриваются также способы повышения быстродействия пересчетных устройств.

Брошюра рассчитана на подготовленных радиолюбителей.

3-4-5
324-69

6П2.15

Тычино Константин Константинович

Пересчетные декады

Редактор *А. Л. Гинзбург*

Технический редактор *О. Д. Кузнецова* Корректор *З. Б. Шлайфер*

Сдано в набор 3/III 1969 г. Подписано к печати 22/I 1970 г. Т-04003
Формат 84×108$^{1}/_{32}$ Бумага типографская № 2
Усл. печ. л. 2,94 Уч.-изд. л. 3,75
Тираж 30 000 экз. Цена 15 коп. Зак. 2100

Издательство «Энергия». Москва, Ж-114, Шлюзовая наб., 10.

Московская типография № 10 Главполиграфпрома
Комитета по печати при Совете Министров СССР.
Шлюзовая наб., 10.

ПРЕДИСЛОВИЕ

В связи с тем, что при наблюдении или регистрации результатов измерений наиболее удобной и привычной является десятичная система счисления, в современных цифровых приборах широкое применение получили пересчетные декады. Применение полупроводниковых приборов значительно повысило эксплуатационные качества и надежность работы пересчетных декад.

По быстродействию декады делятся на низкочастотные с максимальной частотой счета до 250 *кгц* и высокочастотные с частотой до 10 *Мгц* и выше.

В зарубежных цифровых приборах применяются декады с максимальной частотой счета 50 *Мгц* [например, в частотомерах А-1439 (Франция) и ТР-3189В (Япония)].

Быстродействие скоростных декад обеспечивается за счет применения новых схем скоростных триггеров и соответствующего выбора их режимов, применения наиболее эффективных способов управляемого запуска, введения новых схем потенциальной обратной связи, применения высокочастотных импульсных транзисторов и диодов.

Для обеспечения надежной и устойчивой работы в схемах декад применяются триггеры с управляемым запуском на базы. Применение кремниевых транзисторов повышает стабильность работы при изменении температурных условий.

Для считывания результатов измерений служит устройство цифрового отсчета. В его состав входят дешифратор и цифровой индикатор. Требования, предъявляемые к схемам дешифратора и индикатора: экономичность, надежность и удобство отсчета.

Весьма важную роль в цифровых приборах выполняют формирующие устройства. Они преобразуют входные сигналы в счетные импульсы, параметры которых — длительность фронта, длительность импульса, амплитуда — должны обеспечить устойчивую работу пересчетного устройства. От качества сформированных импульсов зависит работа всего прибора.

В брошюре приводится описание ряда практических схем пересчетных декад и формирующих устройств.

К. Тычино

Глава первая

НИЗКОЧАСТОТНЫЕ ДЕКАДЫ

В современной измерительной технике все более широкое применение находят приборы с цифровым отсчетом, которые отличаются от аналогичных устройств других систем повышенной точностью, быстродействием, а также возможностью производить измерения автоматически, без участия оператора.

В большинстве случаев цифровые приборы универсальны и это позволяет производить с их помощью измерения ряда электрических величин.

Различные неэлектрические величины, например давление, скорость вращения, продолжительность какого-либо процесса, после их преобразования соответствующими датчиками в электрические также могут быть измерены с помощью цифровых приборов. Основой для построения измерительных приборов с цифровым отсчетом является преобразование непрерывных (аналоговых) величин в дискретные. Измеряемая величина преобразуется в число импульсов, которое затем фиксируется счетчиком в десятичной системе.

Преобразование измеряемых величин производится с помощью переключающихся устройств различных видов. В качестве таких устройств, помимо электромагнитных реле, применяются бесконтактные переключатели, выполненные на электронных и газоразрядных лампах, магнитных элементах, транзисторах и т. д. В отличие от реле бесконтактные переключающиеся устройства обеспечивают высокое быстродействие, а отсутствие переходных контактов повышает надежность их работы.

В электронных приборах с цифровым отсчетом роль бесконтактных переключателей выполняют усилители-ограничители, триггеры, мультивибраторы и другие импульсные устройства, причем наибольшее распространение получили устройства, выполненные на транзисторах.

Подобно электромагнитному реле управляемый переключатель должен обладать способностью переходить поочередно в одно из двух устойчивых состояний: «выключено» и «включено» и должен иметь малое сопротивление коммутируемого участка в проводящем состоянии, большое сопротивление коммутируемого участка в разомкнутом состоянии, малое время перехода из одного состояния в другое и работать при малой мощности управляющего сигнала. Такими свойствами обладает транзистор, работающий в режиме переключения или ключа. На рис. 1,*а* приведена схема переключателя на транзисторе. Транзистор включен по схеме с общим эмиттером, так как такое включение обеспечивает наибольшее усиление по току. В цепь коллектора включена нагрузка $R_к$.

В семействе коллекторных характеристик заданному сопротивлению нагрузки соответствует нагрузочная прямая, с помощью которой при заданном управляющем токе базы $I_б$ можно определить положение рабочей точки транзистора.

В зависимости от входного сигнала и величины коллекторного тока работа транзистора может происходить в одной нз трех областей характеристики: области насыщения (точка A), активной областн (ннтервал $A—C$) и области отсечки (точка C).

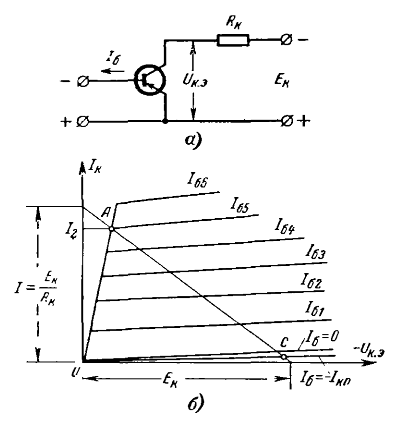


Рис. 1. Работа транзистора в режиме ключа.

Точка A соответствует отпертому состоянию транзистора с малым сопротивлением участка коллектор — эмиттер, точка C — запертому состоянию с большим сопротивлением того же участка. Переход транзистора в область насыщения происходит при соответствующем увеличении тока базы $I_б$. При этом возрастает коллекторный ток $I_к$ и уменьшается падение напряжения на участке коллектор—эмиттер. Режим насыщения характеризуется следующими признаками: ток коллектора достигает максимальной величины, ограничиваемой сопротивлением нагрузки $R_к$, практически не зависит от тока базы $I_б$ (управляющее действие тока базы при насыщении прекращается); в области базы появляется избыток неосновных носителей заряда (дырок) для транзистора структуры p-n-p (основными носителями заряда являются электроны).

Одним из основных параметров, характеризующих работу транзистора в режиме переключения (режим большого сигнала), является средний коэффициент усиления по току $B_{ст}$, который показывает, как зависит $I_к$ от входного сигнала $I_б$ в схеме с общнм эмиттером:

$$B_{ст}=\frac{I_к}{I_б}$$

При работе транзистора с малыми сигналами коэффициент усиления по току β (для схемы с общим эмиттером) определяется отношением изменения выходного тока к вызвавшему его изменению входного тока:

$$\beta = \frac{\Delta I_к}{\Delta I_б} \quad \text{при } U_к = \text{const}.$$

В режиме насыщения падение напряжения на участке эмиттер—коллектор составляет 0,1—0,2 *в*, а сопротивление постоянному току 1—20 *ом*.

Активная область характеристики ограничивается точками *A* и *C*. Работа транзистора в этой области происходит при его переходе из одного состояния в другое; в это время потенциал коллектора по отношению к базе становится отрицательным, потенциал эмиттера — положительным. В транзисторе при этом выделяется большая мощность, так как ток коллектора $I_к$ и напряжение коллектор—эмиттер $U_{к.э}$ достигают одновременно значительных величин. Однако в связи с тем, что рабочая точка перемещается по активной области только в течение времени переключения, имеющего незначительную длительность, энергия, выделяющаяся в транзисторе, оказывается также незначительной.

Точка *C* соответствует состоянию «выключено». Транзистор при этом заперт, так как токи коллектора и эмиттера малы.

При $I_б = -I_{к0}$ ток коллектора запертого транзистора становится минимальным. Такой режим называется режимом глубокой отсечки. Иногда в ключевых схемах рабочая точка транзистора доходит лишь до границы активной области, где $U_{б\,э}=0$; при этом ток коллектора резко возрастает, достигая величины $I_{к0}(1+\beta)$, а стабильность работы схемы ухудшается.

Напряжение между коллектором и эмиттером $U_{к\,э}$ запертого транзистора приблизительно равно напряжению источника $E_к$; сопротивление транзистора постоянному току велико и может изменяться в пределах от нескольких килоом до 1,5 *Мом* для различных типов транзисторов.

Ключевые свойства транзисторного переключателя характеризуют следующие показатели:

1. Перепад выходного напряжения ΔU_2, определяемый разностью напряжений между коллектором и эмиттером транзистора в запертом и насыщенном состояниях:

$$\Delta U_2 = E_к - I_{к0} R_к - \Delta U_{к.э.мин}.$$

У кремниевых транзисторов даже при температуре 50—70° С $I_{к0}$ обычно не превышает 100 *мка*, поэтому при $R_к = 1 \div 2$ *ком* величина $I_{к0}R_к$ также мала. При этом выполняется приближенное равенство $\Delta U_2 \approx E_к$.

2. Перепад выходного тока ΔI_2 характеризует мощность ключа. В режиме запирания выходной ток равен $I_{к0}$, а в режиме насыщения $I_{к.н}$.

$$I_{к.н} = \frac{E_к - U_{к.э.мин}}{R_к} \approx \frac{E_к}{R_к},$$

следовательно

$$\Delta I_2 = I_{к.н} - I_{к0} = \frac{E_к}{R_к} - I_{к0} \approx \frac{E_к}{R_к}.$$

3. Перепады входного напряжения ΔU_1 и тока ΔI_1 определяют чувствительность ключа и его входное сопротивление.

4. Время включения и время выключения характеризуют быстродействие ключа.

5. Выходное сопротивление $R_{вых}$ и максимальный ток коллектора $I_{к.макс}$ характеризуют мощность ключа и его нагрузочную способность.

Работа транзисторов в переключающейся схеме происходит при значительных уровнях управляющих сигналов, амплитуда которых должна быть достаточной для полного отпирания или запирания транзисторов.

Если под действием входного сигнала транзистор окажется в состоянии насыщения, то он останется отпертым в течение некоторого времени после выключения этого сигнала. Такая задержка объясняется тем, что для рассасывания неосновных носителей заряда необходимо дополнительное время $\tau_{расс}$, которое как бы удлиняет время действия входного сигнала.

Следующий сигнал может быть подан только после окончания рассасывания, продолжительность которого у маломощных транзисторов составляет 0,3—2 *мксек.*

Наличие $\tau_{расс}$ снижает возможную скорость переключения.

Триггер

Одним из распространенных переключающихся устройств является триггер, который представляет собой двухкаскадный усилитель с глубокой положительной обратной связью, имеющий два устойчивых состояния, соответствующих состояниям электромагнитного реле «включено» и «выключено».

По аналогии с двоичной системой счисления, в которой существует два дискретных значения: «0» и «1», состояния триггера также обозначаются этими цифрами. Если на выходе триггера создается низкий потенциал, такое состояние обозначается «1». Цифра «0» обозначает высокий потенциал на выходе. Иначе говоря, «1» соответствует состоянию «включено», «0» — выключено.

Последовательно поступающие импульсы переключают («опрокидывают») триггер из одного устойчивого состояния в другое. Для сокращения времени выхода транзистора из насыщения запуск триггера выгоднее производить запирающим — положительным для транзисторов структуры *p-n-p* импульсом, так как при этом происходит ускоренное рассасывание неосновных носителей заряда за счет энергии запускающего импульса.

Для управления триггером имеется два входа, на которые сигнал запуска может подаваться различными способами. При подаче запускающих импульсов различной полярности на один из входов триггера переключение последнего из одного состояния в другое будет происходить поочередно в соответствии с полярностью запускающих импульсов.

Запуск триггера может производиться также с помощью двух независимых управляющих импульсов одинаковой полярности путем подачи их на разные входы поочередно.

При осуществлении запуска триггера от каждого импульса одной и той же полярности управляющие сигналы подаются одновременно на оба входа. Триггер в этом случае имеет счетный вход.

Недостатком запуска по счетному входу является снижение быстродействия примерно в 2 раза по сравнению с раздельным запуском.

Счетный запуск триггера может осуществляться как по коллекторным, так и по базовым цепям. В последнем случае обеспечивается более высокая чувствительность к пусковым импульсам. В то же время при запуске по базовым цепям снижается быстродействие триггера, так как опрокидывание происходит только после

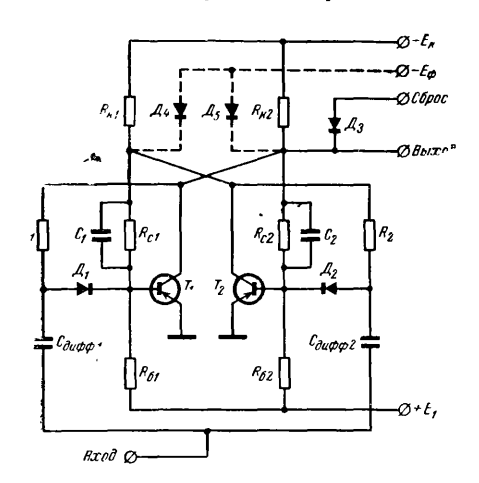


Рис. 2. Схема триггера с управляемым запуском на базы транзисторов.

окончания пускового импульса с задержкой на время $t_{и.зап}$. Указанные недостатки устраняются в схеме с управляемым счетным запуском, при котором импульсы подаются не на обе базы одновременно, а поочередно в соответствии с состоянием триггера; в этом случае схема приобретает свойства триггера с раздельным запуском. Схема триггера (рис. 2), помимо обычных элементов, содержит диоды $Д_1$ и $Д_2$ и резисторы R_1 и R_2. Через диоды запускающие импульсы поступают на базы транзисторов. С помощью резисторов R_1 и R_2 задается отрицательный потенциал пусковому диоду с коллектора запертого транзистора, благодаря чему диод оказывается запертым и отключает цепь базы этого транзистора от цепи запуска. В то же время низкий потенциал коллектора отпертого транзистора переводит в проводящее состояние соответствующий пусковой диод. Таким образом, осуществляется управление цепями запуска в триггере.

В схеме триггера с управляемым запуском на базы насыщение отпертого транзистора отсутствует. Это достигается введением обратной связи, действующей следующим образом. Если потенциал базы отпертого транзистора превышает потенциал коллектора, что является условием возникновения режима насыщения, то цепь нелинейной обратной связи, состоящая из пускового диода $Д_1$ ($Д_2$) и резистора R_1 (R_2), шунтирует переход коллектор—база и этим ограничивает ток $I_к$, не допуская насыщения транзистора.

Рассмотрим работу триггера. Допустим, что в исходном устойчивом состоянии транзистор T_1 заперт, а T_2 отперт. За счет низкого потенциала коллектора транзистора T_2, с помощью делителя $R_{с1}$, $R_{б1}$ на базе транзистора T_1 устанавливается положительный потенциал. Высокий отрицательный потенциал коллектора транзистора T_1 через резистор R_1 нелинейной обратной связи удерживает в запертом состоянии диод $Д_1$. Второй делитель, состоящий из резисторов $R_{к2}$, $R_{с2}$ и $R_{б2}$, создает на базе транзистора T_2 отрицательный потенциал. Диод $Д_2$ находится в проводящем состоянии, так как его анод через резистор R_2 соединен с коллектором транзистора T_2, имеющим низкий потенциал. Пусковой импульс положительной полярности, продифференцированный цепью $R_2C_{дифф2}$, через диод $Д_2$ поступает на базу транзистора T_2 и запирает последний. Возникающий при этом перепад отрицательного напряжения на резисторе $R_{к2}$ через ускоряющий конденсатор C_1 передается на базу транзистора T_1 и отпирает его. Возрастающий ток коллектора транзистора T_1 вызывает падение напряжения на резисторе $R_{к2}$, которое будет передаваться на базу транзистора T_2 через конденсатор C_2 и этим усиливать действие пускового импульса. Благодаря этому схема перейдет в другое устойчивое состояние, при котором транзистор T_1 будет отперт, а T_2 — заперт. Следующий импульс вновь вызовет опрокидывание схемы и т. д.

Транзисторы для схем триггеров должны обеспечивать необходимое быстродействие и надежно работать в заданном интервале температур.

При проектировании триггеров с быстродействием не свыше 250 *кгц* следует применять транзисторы типа МП16Б; применение диодной фиксации коллекторного напряжения (диоды $Д_4$ и $Д_5$) расширяет частотный диапазон до 500 *кгц*.

На частотах свыше 500 *кгц* и до 15 *Мгц* целесообразно использовать транзисторы типов 1Т308В и П416Б. На более высоких частотах лучше работают транзисторы типов ГТ320В и ГТ311, а также комбинированные схемы с туннельным диодом типа 3И301А.

Импульсные диоды должны удовлетворять следующим требованиям: малое прямое импульсное сопротивление; малое время установления прямого сопротивления; малое время восстановления обратного сопротивления; малая емкость перехода. Исходя из этих соображений, во всех цепях триггера при работе на частотах до 10 *Мгц* можно применять диоды типов Д9Б—Д9К. Время установления прямого сопротивления у этих диодов составляет 10—30 *нсек;* прямое импульсное сопротивление находится в пределах 25—50 *ом*; емкость перехода 1—2 *пф*. На частотах 10—20 *Мгц* следует применять диоды типа Д18, а свыше 20 *Мгц* предпочтительнее применять импульсные меза-диоды типа Д311.

Расчет триггера

Надежная работа триггера может быть обеспечена при правильном выборе его элементов; режимы транзисторов должны быть определены с большим запасом по надежности, причем значения величин $I_{к0}$ и $B_{ст.мин}$ должны соответствовать противоположным границам температурного диапазона.

Определение $E_к$. Напряжение источника питания коллекторных цепей $E_к$ для увеличения надежности не должно превышать 0,7 предельного уровня для выбранного типа транзистора:

$$E_к=0{,}7U_{к.макс}.$$

В большинстве практических случаев $E_к=12$ *в*.

Определение $I_к$ и $R_к$. От того, каким выбран коллекторный ток $I_к$, зависят надежность, быстродействие и экономичность триггера. Так как с повышением температуры окружающей среды ток $I_{к0}$ у транзисторов значительно изменяется, то для уменьшения его влияния на амплитуду выходного напряжения необходимо, чтобы выполнялось неравенство $I_{к.мин}\geqslant 20I_{к0}$.

Для устранения влияния импульсной утечки $I_{к.мин}$ дополнительно увеличивают примерно в 3 раза. В то же время $I_к$ не должен превышать $I_{к.п}$, где $I_{к.п}$ — предельный ток коллектора в режиме переключения. Во всех случаях мощность, рассеиваемая в транзисторе, не должна превышать допустимой.

Сопротивление коллекторной нагрузки определяется по формуле

$$R_к=\frac{E_к}{I_к}. \qquad (1)$$

Напряжение смещения E_1 выбирается из условий $E_1=0{,}7U_{б.э.макс}$. Для диффузионных транзисторов $U_{б.э.макс}$ составляет 0,5—2 *в*, а для сплавных оно примерно равно $U_{к.б.макс}$. При этом обеспечиваются надежное запирание транзистора и малое влияние источника E_1 на длительность фронта.

Для упрощения расчета принимают

$$E_1=(0{,}1\div 0{,}2)E_к. \qquad (2)$$

Сопротивление резистора $R_б$ должно быть таким, чтобы обеспечивалось надежное запирание транзистора с учетом нестабильности напряжения E_1 и разброса сопротивления $R_б$, причем наиболее неблагоприятным случаем являются уменьшение E_1 и увеличение $R_б$. Сопротивление $R_б$ определяется по формуле

$$R_б=\frac{1-\delta E}{1+\delta R}\cdot\frac{E_1}{I_{к0}}, \qquad (3)$$

где выражение $1-\delta E$ учитывает нестабильность E_1, а $1+\delta R$ — разброс $R_б$. Для упрощения расчета принимают $\delta E=\delta R=0{,}1$ (что соответствует 10%-ному отклонению E и R от номинала), поэтому вместо

$$\frac{1-\delta E}{1+\delta R}$$

можно записать:

$$\frac{1-0,1}{1+0,1}=0,8,$$

откуда с учетом поправок

$$R_б=\frac{0,8E_1}{I_{к0}}. \qquad (4)$$

Для повышения быстродействия сопротивление $R_б$ выгодно уменьшить до значения $R_б=(1,5\div2)R_к$, так как при этом сокращается время восстановления в цепи базы запертого транзистора.

При определении сопротивления $R_с$ необходимо учитывать, что ток $I_б$ должен обеспечивать состояние насыщения транзистора в условиях предельно низкой температуры (—60° С).

С поправками, учитывающими наиболее неблагоприятные условия работы — при повышенных значениях E_1 и $R_с$ и пониженных значениях $E_к$, $R_к$ и $R_б$, а также с учетом минимального значения $B_{ст}$ при низкой температуре формула для подсчета $R_с$ имеет следующий вид:

$$R_с=\frac{1-\delta R}{1+\delta R}R_к\left(\frac{B_{ст.мин}}{1+B_{ст.мин}\frac{1+\delta E}{1-\delta E}\frac{E_1R_к}{E_кR_б}}-1\right),$$

где отношение $\frac{1-\delta R}{1+\delta R}$ учитывает разброс $R_к$, а $\frac{1+\delta E}{1-\delta E}$ — отклонения напряжений и может быть заменено коэффициентом 1,2.

После введения коэффициентов 0,8 и 1,2 формула приобретает вид:

$$R_с=0,8R_к\left(\frac{B_{ст.мин}}{1+B_{ст.мин}\cdot1,2\frac{E_1R_к}{E_кR_б}}-1\right). \qquad (5)$$

В случае применения диодной фиксации коллекторного напряжения запертого транзистора сопротивление $R_с$ подсчитывается по формуле

$$R_с=\frac{0,8R_кB_{ст.мин}}{\frac{E_к}{E_ф}+1,2B_{ст.мин}\frac{R_кE_1}{R_бE_ф}}, \qquad (6)$$

где $E_ф$ — напряжение фиксации.

Ускоряющая емкость усиливает действие пусковых импульсов, благодаря чему происходит ускорение процесса опрокидывания триггера. Оптимальная емкость C_1 (C_2) должна обеспечивать необходимые длительности фронта и спада импульсов, снимаемые с выхода триггера:

$\tau_ф=R_кC_1$ (цепь заряда) определяет длительность фронта импульса;

$\tau_с=R_бC_1$ (цепь разряда) — длительность спада.

Определение оптимальной емкости ускоряющих конденсаторов производится по формуле

$$C_{1опт}=\frac{1+2\pi f_\alpha R_к C_{к0}}{2f_\alpha R_к},\ пф; \qquad (7)$$

$$C_{к0}=(1,6\div 2)\,C_к\sqrt{\frac{U_{к.10м}}{E_к}}, \qquad (8)$$

где f_α — предельная частота передачи тока;

$C_к$ — емкость коллекторного перехода транзистора.

Форсирующую емкость иногда определяют экспериментально, добиваясь максимальной скорости переключения. Для низкочастотных триггеров емкости форсирующих конденсаторов могут быть равны 180—220 *пф*, для частот 3—4 *Мгц* 33—39 *пф* и для частот 20 *Мгц* 22 *пф*.

Значение $C_{дифф}$ должно быть выбрано так, чтобы обеспечить надежный запуск триггера, т. е. в течение времени рассасывания и запирания транзистора обеспечивать необходимый запирающий ток. Поэтому при работе триггера на низких частотах $C_{дифф}$ должна быть значительной (470—560 *пф*) и в ряде случаев подбирается опытным путем.

При определении дифференцирующей емкости $C_{дифф}$ ее величину берут равной $0{,}8C_{опт}$.

Определение сопротивлений резисторов нелинейной обратной связи R_1 (R_2) ведется в следующем порядке.

В связи с тем, что запускающие импульсы поступают на базы транзисторов триггера через емкости $C_{дифф}$ поочередно, для восстановления исходного состояния в цепи $R_1C_{дифф}$ необходимо время, равное удвоенной длительности запускающего импульса. Сопротивление R_1 при этом будет равно:

$$\frac{2T_{зап}}{(2\div 2{,}5)C_{дифф}}, \qquad (9)$$

где $T_{зап}$ — длительность запускающего импульса.

Для проверки заданного быстродействия триггера определяют время восстановления напряжения в цепи базы запертого транзистора:

$$t_{в.б}=3C_{1(2)}\frac{R_б R_с}{R_б+R_с}. \qquad (10)$$

Пример. Произвести расчет триггера, предназначенного для работы с максимальной частотой $F=500$ *кгц* в диапазоне изменений температуры окружающей среды от -50 до $+60°$ С.

1. Для повышения чувствительности к запускающим импульсам выбрана схема с управляемым счетным запуском на базы; насыщение устраняется за счет применения нелинейных обратных связей; быстродействие схемы повышено с помощью диодной фиксации коллекторного напряжения запертого транзистора (диоды $Д_4$ и $Д_5$ на рис. 2).

2. Транзисторы выбраны типа МП16Б с параметрами $B_{ст}=45\div 100$; $U_{к.э.макс}=-15$ *в*; $I_{к0}=120$ *мка*; $f_\alpha \geqslant 2$ *Мгц*; $C_к \leqslant 50$ *пф*. Для фиксации применены диоды Д9В.

3. Для повышения надежности напряжение $E_к$ снижено до —12 *в*; $E_ф=0,5E_к=-6$ *в*; $E_1=+2$ *в*.

4. Определение коллекторного тока $I_к$ и сопротивления коллекторной нагрузки $R_к$:

$$I_{к.мин} \geqslant 20 I_{к0} \geqslant 2,4 \text{ ма}.$$

Для устранения действия тока импульсной утечки $I_{к.мин}$ принимается равным 8 *ма*.

Сопротивление коллекторной нагрузки при этом будет равно:

$$R_к = \frac{E_к}{I_к} = \frac{12 \cdot 10^3}{8} = 1,5 \text{ ком}.$$

5. Резистор $R_б$ с учетом поправок на разброс R и нестабильность источника E_1 имеет сопротивление

$$R_б = \frac{0,8 \cdot 2}{0,12} \approx 13 \text{ ком}.$$

6. Сопротивление резистора $R_с$ определяется с учетом поправок по формуле (6):

$$R_с = \frac{0,8 \cdot 1,5 \cdot 25}{2 + 1,2 \cdot 25 \cdot \frac{1,5 \cdot 2}{13 \cdot 6}} \approx 9,1 \text{ ком}.$$

Величина $B_{ст.мин}=25$ взята с учетом уменьшения ее при снижении температуры до —50° С.

7. Ускоряющие емкости определяются по формулам (8) и (7):

$$C_{к0} = 1,6 \cdot 50 \sqrt{\frac{15}{12}} \approx 91 \text{ пф}; \quad C_{опт} = \frac{1 + 6,28 \cdot 2 \cdot 1,5 \cdot 91}{2 \cdot 2 \cdot 1,5} \approx 180 \text{ пф}.$$

8. Дифференцирующая емкость равна:

$$C_{диф} = 0,8 \cdot 180 = 160 \text{ пф}.$$

В ряде случаев величины C_1 и $C_{дифф}$ уточняются экспериментально.

9. Величина R_1 (резистора нелинейной обратной связи) определяется из условия восстановления напряжения на $C_{диф}$ и должна быть равна по формуле (9):

$$R_1 = \frac{2 \cdot 2}{2 \cdot 160} \approx 0,012 \text{ Мом} = 12 \text{ ком}.$$

10. Время восстановления напряжения в цепи базы запертого транзистора определяется по формуле (10):

$$t_{бв} = 3 \cdot 180 \cdot \frac{0,013 \cdot 0,0091}{0,013 + 0,0091} \approx 2,7 \text{ мксек}.$$

Так как $T_{зап}=2$ *мксек*, то полученный результат показывает, что схема не обеспечивает необходимое быстродействие. Для сокращения времени восстановления необходимо уменьшить величины $R_б$ или шунтировать их диодами.

Мощность, потребляемая от источника питания коллекторной цепи,

$$P_к = 1,1 E_к I_к = 1,1 \cdot 12 \cdot 8 \approx 110 \text{ мвт}.$$

Коэффициент 1,1 учитывает расход мощности в делителях и цепях смещения.

Мощность, потребляемая в цепи фиксации,

$$P_ф = \frac{(E_к - E_ф)^2}{R_к} = \frac{(12-6)^2}{1,5} \approx 24 \text{ мвт}.$$

Декада 250 *кгц*

Триггер переключается из одного устойчивого состояния в другое под действием каждого импульса, поступающего на его вход. При этом на коллекторах транзисторов триггера возникают прямоугольных импульсы, длительность которых T равна интервалу между запускающими импульсами.

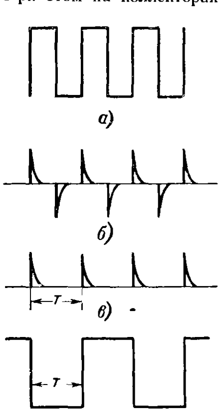


Рис. 3. Эпюры напряжений в триггере.

а — входная последовательность импульсов; *б* — сигнал на выходе дифференцирующей цепи; *в* — сигнал на базе транзистора; *г* — выходная последовательность импульсов.

Следовательно, частота импульсов, создаваемых триггером, в 2 раза ниже частоты входного сигнала, а сам триггер является делителем частоты в отношении 2 : 1 (рис. 3). Это свойство триггера используется для счета импульсов. Триггеры, включенные последовательно, образуют двоичный счетчик. Каждый триггер представляет разряд двоичного счетчика.

В двоичной системе счисления число импульсов может быть представлено в виде суммы целых степеней числа 2. В каждом разряде числа может быть одно из двух значений: «0» или «1»; этим значениям чисел соответствуют два состояния триггера.

Счетчик, состоящий из четырех триггеров, имеет коэффициент пересчета 16. Это означает, что при поступлении шестнадцатого входного импульса счетчик возвращается в исходное состояние; на выходе при этом выделяется сигнал, называемый импульсом переполнения или переноса в следующий старший разряд.

Таким образом, счетчик, состоящий из n триггеров, имеет коэффициент пересчета, равный 2^n. Это означает, что через каждые 2^n положительных импульсов, подведенных ко входу, на выходе счетчика появляется один положительный импульс.

На рис. 4 показана блок-схема двоичного счетчика, состоящего из четырех разрядов. В табл. 1 указаны состояния триггеров при поступлении входных импульсов.

Помимо двоичной системы счисления, имеет распространение двоично-десятичная, в соответствии с которой число может быть представлено в виде десятичных разрядов, а внутри разряда числа изображаются в двоичной системе счисления При такой системе двоично-десятичный счетчик состоит из двоично-десятичных разрядов, или декад.

Таблица 1

Состояния триггеров двоичного счетчика при счете

Триггер	Импульсы																
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
Тг-1	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
Тг-2	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1
Тг-3	1	1	1	1	0	0	0	0	1	1	1	1	0	0	0	0	1
Тг-4	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	1

Декада представляет собой устройство, состоящее из четырех последовательно включенных двоичных ячеек, в котором коэффициент пересчета уменьшен с 16 до 10.

Для перехода к двоично-десятичной системе необходимо исключить шесть избыточных устойчнвых состояний, чего можно добиться двумя путями: дополнительным (искусственным) опрокидыванием

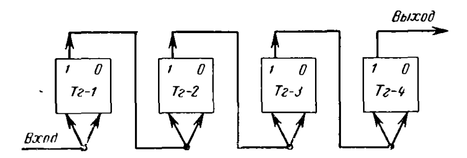


Рис. 4. Блок-схема двоичного счетчика.

ячеек или удержанием их от опрокидывания (т. е. пропуском опрокидывания). Практически дополнительное опрокидывание ячеек осуществляется введением обратных связей, под воздействием которых ячейки, находящиеся в состоянии «0», переходят в состояние «1», а удержание от опрокидывания проще всего осуществляется введением перед ячейками схем совпадения, которые при определенных состояниях системы закрываются и не пропускают запускающие импульсы.

Декада имеет десять состояний устойчивого равновесия, или, иначе говоря, десять комбинаций состояний «0» и «1» двоичных разрядов. Двоичные разряды, входящие в декаду, обладают весом. Под весом разряда понимают десятичное число, которое приписывается двоичному разряду, находящемуся в состоянии «1». Таким образом, сумма весов разрядов, находящихся в состоянии «1», количественно равна числу поступивших на декаду импульсов. Комбинация весов, расположенных в порядке соответствия их двоичным разрядам, называется кодом декады.

Веса последовательно соединенных четырех двоичных ячеек имеют значения 1, 2, 4 и 8. После введения обратный связей веса ячеек могут принимать любые значения от 1 до 8 в зависимости от структуры схемы декады. Наиболее распространенными являются следующие коды: 1—2—2—4; 1—2—4—2 и 1—2—4—8.

В связи с тем, что в измерительных приборах с цифровым отсчетом принята десятичная система счисления как наиболее удобная и привычная, пересчетная декада является одним из самых распространенных узлов в этих приборах. Так, в электронном частотомере ЧЗ-12 отечественного производства, состоящем из 17 блоков, восемь составляют декады.

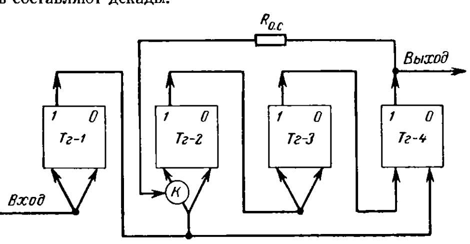


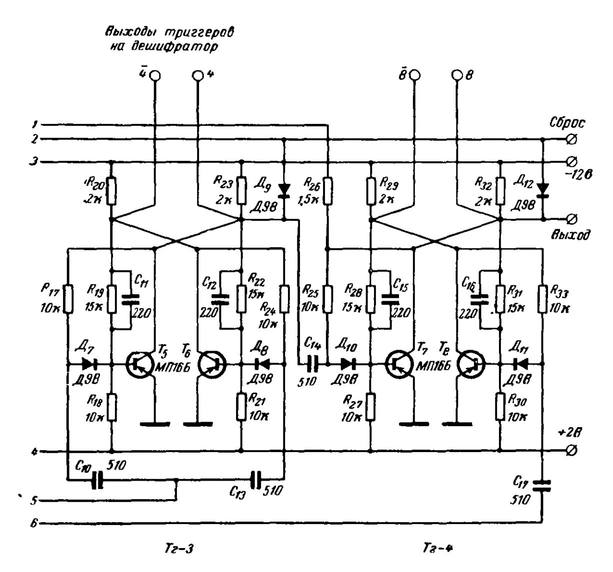
Рис. 5. Блок-схема декады 250 *кгц.*

Рис. 6. Схема

Рассмотрим схему декады, предназначенной для работы в диапазоне частот до 250 *кгц*. Блок-схема декады изображена на рис. 5. В ее состав входят четыре триггера. Три из них со счетным входом, четвертый имеет раздельные входы. Обратная связь осуществляется между четвертым и вторым триггерами. Принципиальная схема декады показана на рис. 6.

С единичного выхода триггера *Тг-1* сигнал подается на счетный вход триггера *Тг-2* и на один из входов триггера *Тг-4* (транзистор T_8, находящийся в запертом состоянии). Единичный выход триггера *Тг-2* соединен со счетным входом триггера *Тг-3*, а единичный выход последнего — со вторым входом триггера *Тг-4* (транзистор T_7). С единичного выход триггера *Тг-4* снимаются выходной импульс, а также потенциал отрицательной обратной связи. При таком соединении триггеров работа декады будет происходить следующим образом.

До начала счета все триггеры переводятся импульсом «Сброс» в единичное состояние. При счете триггер *Тг-1* будет переключаться под действием каждого импульса, подведенного ко входу декады. Остальные триггеры будут переключаться под действием только



декады 250 *кгц*.

Таблица 2

Состояния триггеров декады при счете (код 1—2—4—8)

Триггер	Импульсы										
	0	1	2	3	4	5	6	7	8	9	10
Тг-1	1	0	1	0	1	0	1	0	1	0	1
Тг-2	1	1	0	0	1	1	0	0	1	1	1
Тг-3	1	1	1	1	0	0	0	0	1	1	1
Тг-4	1	1	1	1	1	1	1	1	0	0	1

четных импульсов, так как они переводят все триггеры в единичное состояние.

Второй импульс перебрасывает триггер *Тг-2*, но не воздействует на триггер *Тг-4*, так как транзистор T_8 заперт.

Четвертый импульс, воздействуя на триггеры *Тг-1*, *Тг-2* и *Тг-3*, переводят в единичное состояние *Тг-1* и *Тг-2*, а *Тг-3* переходит при этом в нулевое состояние.

Шестой импульс переводит в единичное состояние *Тг-1*, а *Тг-2* и *Тг-3* переходят при этом в нулевое состояние.

Восьмой импульс, опрокидывая триггеры *Тг-1*, *Тг-2* и *Тг-3*, переводит их в единичное состояние, а *Тг-4* переходит в нулевое состояние. Возникающий при этом отрицательный перепад коллекторного напряжения транзистора T_7, равный 7,6 *в*, через резистор обратной связи R_{26} запирает диод $Д_4$ (элемент *К* на рис. 5). Этим предотвращается запуск триггера *Тг-2* при прохождении последующих импульсов.

Десятый импульс с выхода триггера *Тг-1* по обходному пути, минуя *Тг-2*, попадает на вход *Тг-4* (транзистор T_8) и опрокидывает его. В результате все триггеры оказываются в единичном состоянии, а на выходе появляется импульс для запуска следующей декады.

Переход триггера *Тг-4* в единичное состояние сопровождается понижением коллекторного напряжения транзистора T_7, в результате чего по цепи обратной связи снимается запрет с триггера *Тг-2*. Декада подготовлена к продолжению работы. В табл. 2 указаны состояния триггеров (код декады 1—2—4—8), а на рис. 7 даны эпюры напряжений на выходах триггеров при счете.

Для повышения быстродействия декады постоянная времени дифференцирующих цепей триггера *Тг-1* имеет меньшую величину по сравнению с соответствующими цепями остальных триггеров.

В связи с тем, что по цепи обратной связи между триггерами происходит передача потенциала, управляющего состоянием триггера *Тг-2* (для обеспечения пересчета на 10), такой вид связи называется потенциальной. Применение потенциальной связи повышает надежность и быстродействие.

На рис. 8 приведены осциллограммы процессов в триггерах декады при работе на частоте 10 *кгц*.

Сброс на нуль производится подачей импульса положительной полярности с амплитудой 10 *в* и длительностью 100 *мксек* на «единичные» коллекторы триггеров. Для этой цели в цепь сброса

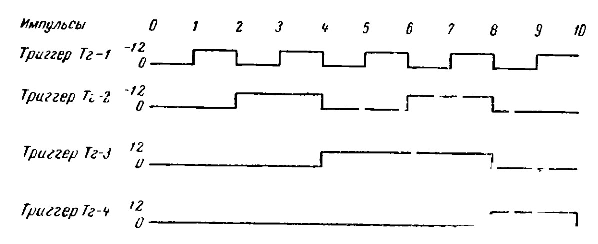


Рис. 7. Эпюры напряжений на выходах триггеров.

Входной сигнал 10 кгц
6в
0,1 мсек
База T_5
6в
0,4 мсек
Коллектор T_5
0,6 мсек
0,4 мсек
10в
База T_1
5в
Коллектор T_1
10в
0,2 мсек
База T_7
6в
0,8 мсек
0,2 мсек
База T_3
6в
1 мсек
Коллектор T_7
10в
0,8 мсек
1 мсек
Коллектор T_3
10в
1 мсек

Рис. 8. Осциллограммы процессов в триггерах декады при работе на частоте 10 *кгц*.

входят четыре диода, которые своими анодами соединены с общей шиной «*Сброс*».

Запуск декады производится положительными импульсами с амплитудой 6 *в* и длительностью фронта 0,05 *мксек;* выходные импульсы имеют амплитуду 9,5 *в* и длительность фронта не больше 0,05 *мксек.*

Питание декады осуществляется от стабилизированных источников $E_к$=—12 *в* (30 *ма*) и E_1 +2 *в* (1,3 *ма*).

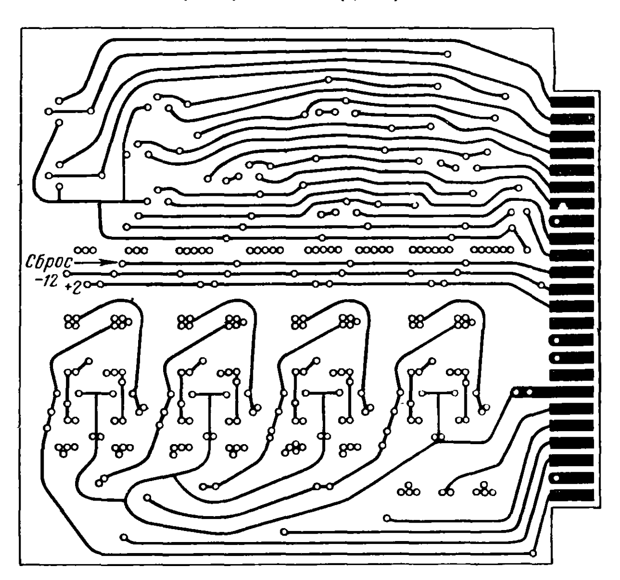


Рис. 9. Вид печатной платы.

Следует отметить, что декада некритична к разбросу сопротивлений резисторов и емкостей конденсаторов и изменениям питающих напряжений. Так, например, декада сохраняет работоспособность при изменениях напряжения источника E_1 в пределах от 0,5 до 4 *в*.

Декада смонтирована на печатной плате с односторонним монтажом. Материал платы — фольгированный стеклотекстолит марки СФ-1 толщиной 1,5 *мм*, размеры платы 125×135 *мм*.

Одновременно с пересчетным устройством на плате смонтирован дешифратор, работа которого описана ниже. На рис. 9 представлен вид печатной платы со стороны соединений, а на рис. 10 —

расположение деталей на плате. Транзисторы в триггерах имеют $B_{ст}$ от 60 до 100, резисторы типа МЛТ-0,25 (МЛТ-0,125), конденсаторы КЛС-Е.

Для предохранения транзисторов от перегрева при пайке желательно иметь длину их выводов не менее 10 *мм*. С этой целью монтаж транзисторов производится на втулках из изоляционного материала высотой 7—8 *мм* с наружным диаметром 10 и внутренним 6—7 *мм*.

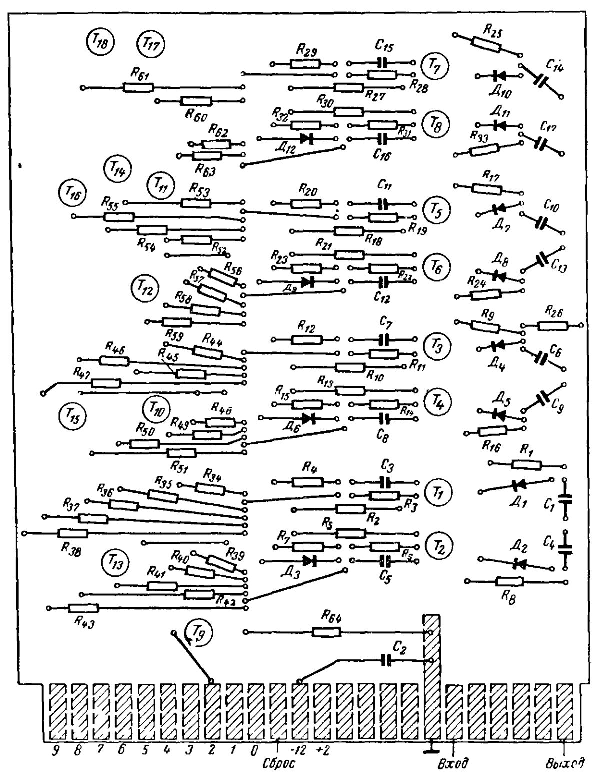


Рис. 10. Расположение деталей на печатной плате.

Для соединения декады с остальной схемой прибора одна из сторон платы используется как вилка разъема. На этой стороне сосредоточены все выводы схемы.

После проверки качества монтажа необходимо проверить работоспособность декады. Для этого подключают питание +2 *в* и —12 *в*.

Подав положительный импульс в цепь сброса, переводят триггеры декады в единичное состояние. После этого от генератора импульсов подают на вход декады сигналы с частотой 1—10—100 *кгц*. Контролируют работу триггеров по осциллографу, сравнивая полученные осциллограммы с рекомендуемыми. Чтобы избежать ошибки, необходимо проверять длительность выходных импульсов с помощью меток. При исправных деталях и отсутствии ошибок в монтаже декада будет сразу же работать. В случае если декада делит неточно, необходимо подобрать сопротивление

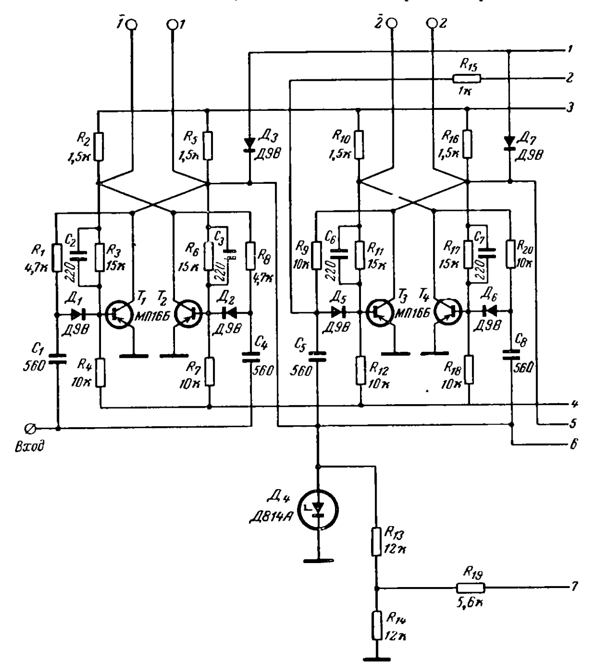


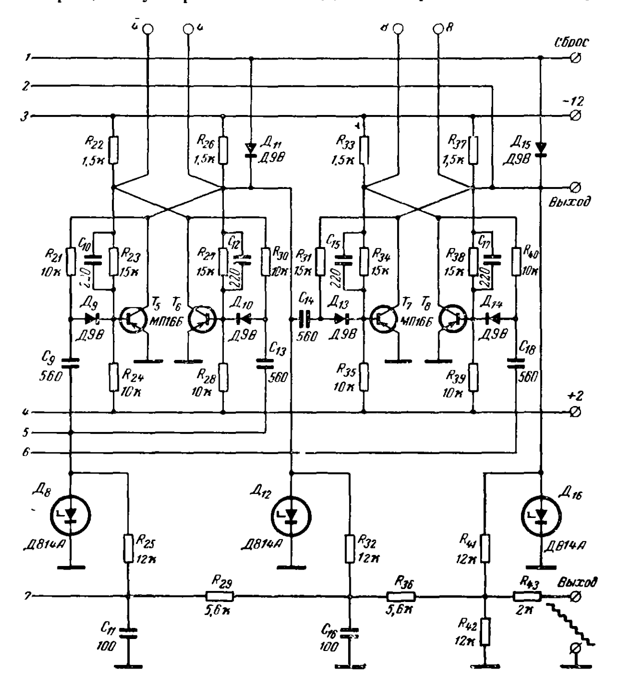
Рис. 11. Схема декады — генера

резистора R_{26} (в большинстве случаев сопротивление 1,5 *ком* является оптимальной величиной).

Затем включают напряжения +100 и —60 *в* для питания индикатора. При подаче на вход декады последовательности импульсов на индикаторе должны поочередно зажигаться цифры от 0 до 9. Это свидетельствует о нормальной работе пересчетного устройства и дешифратора.

Декада — генератор ступенчатого напряжения

В цифровых вольтметрах одним из основных узлов является генератор ступенчато изменяющегося напряжения. В схему генератора входит образцовый делитель напряжения, работающий на принципе суммирования токов. Делитель представляет собой ряд



тора ступенчатого напряжения.

последовательно соединенных резисторов. В качестве источника тока служит последовательный двоичный счетчик; триггеры счетчика соединены с делителем через развязывающие резисторы. На выходе делителя формируется ступенчатое напряжение, причем амплитуды ступенек равны между собой. Параллельно двоичному счетчику включается двоично-десятичный счетчик для подсчета числа импульсов и индикации результатов измерений.

Схему можно существенно упростить, если исключить двоичный счетчик, а делитель соединить с выходами триггеров пересчетной декады. Так как каждая декада обеспечивает получение десяти ступенек выходного напряжения, то последовательное соединение декад соответственно увеличит число ступенек. Одновременно с этим производится индикация результата подсчета. Такая упрощенная схема показана на рис. 11. Делителем здесь служат резисторы R_{19}, R_{29}, R_{36} и R_{43}, а развязывающие резисторы — R_{13}, R_{25}, R_{32} и R_{41}. Стабилизация амплитуд ступенек осуществляется с помощью стабилитронов $Д_4$, $Д_6$, $Д_{12}$ и $Д_{16}$.

Устройство пересчета на 6

В электронных часах с применением цифровых индикаторов на лампах ИН-1 счетчик представляет собой последовательное соединение устройств пересчета на 6 и декад (рис. 12). Такая структура счетчика необходима для правильной индикации времени в минутах и секундах. Например, счетчик показывает время 08 *ч* 47 *мин* 59 *сек*. Следующая секунда дополнит число секунд до 60, а это в свою очередь увеличит число минут до 48. В результате на счетчике появится число 08 *ч* 48 *мин* 00 *сек*.

Устройство пересчета на 6 состоит из трех последовательно соединенных триггеров, аналогичных триггерам низкочастотной декады. Триггеры *Тг-3* и *Тг-2* охвачены обратной связью для обеспечения пересчета на 6. Соединены триггеры в следующем порядке: выход *Тг-1* (коллектор T_1) соединен с одним из входов *Тг-2* (T_6) и счетным входом *Тг-3* (T_{10} и T_{11}); выход *Тг-3* (коллектор T_{10}) соединен с входом *Тг-2* (T_7) и выходом устройства.

Положительный импульс сброса подается на коллекторы транзисторов T_1, T_6 и T_{10}.

В табл. 3 указаны состояния триггеров при пересчете на 6.

Таблица 3

Состояния триггеров при пересчете на 6

Триггер	Импульсы						
	0	1	2	3	4	5	6
Тг-1	1	0	1	0	1	0	1
Тг-2	1	1	0	0	0	0	1
Тг-3	1	1	1	1	0	0	1

Работа устройства аналогична работе декады; следует лишь иметь в виду, что шестой импульс отпирает триггер *Тг-1*, последний положительным перепадом коллекторного напряжения запирает

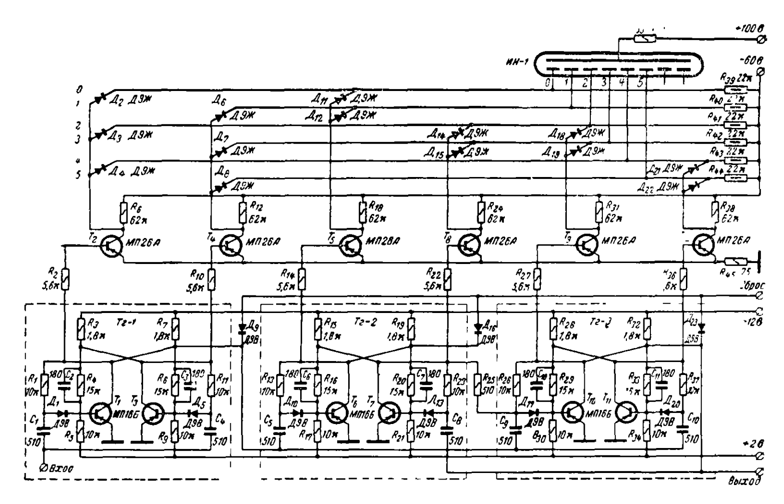


Рис. 12. Схема устройства пересчета на 6.

$Tг$-3 (T_{11}); отпирающийся при этом транзистор T_{10} в свою очередь запирает T_7 и отпирает T_6; одновременно с этим появляется импульс на выходе устройства. В результате действия шестого импульса все триггеры переходят в единичное состояние и устройство подготовлено к приему следующего импульса. На индикаторе устройства последовательно высвечиваются цифры 0, 1, 2, 3, 4, 5 и опять 0 и т. д. Шестой импульс является импульсом переполнения.

Работа дешифратора и индикатора устройства аналогична работе соответствующих частей пересчетной декады с дешифратором в виде диодной матрицы.

Глава вторая

ВЫСОКОЧАСТОТНЫЕ ДЕКАДЫ

В цифровых приборах в состав электронных счетчиков входят декады, имеющие различное быстродействие; декада младшего разряда определяет максимальную скорость счета прибора.

Декады по своему быстродействию делятся на низкочастотные, предназначенные для работы на частотах до 250 *кгц*, и высокочастотные, работающие на частотах до 50 *Мгц*.

Триггеры скоростных декад существенно отличаются от низкочастотных. Несмотря на ряд преимуществ, которыми обладают насыщенные триггеры, использование их для работы на высоких частотах недопустимо, так как при насыщении снижается быстродействие и затрудняется запуск.

Если в работе низкочастотного триггера четко определяются четыре стадии опрокидывания, так как время переключения составляет незначительную часть периода, то анализ работы высокочастотного триггера показывает, что отдельные стадии процесса переключения соизмеримы с интервалом между запускающими импульсами. В связи с этим триггеры, предназначенные для работы на высоких частотах, по своим схемам и эксплуатационным характеристикам должны отличаться от низкочастотных.

На рис. 13 приведена схема триггера, предназначенного для работы на высоких частотах. Для обеспечения высокого быстродействия в схеме используется ненасыщенный режим. Для устранения насыщения применена нелинейная обратная связь с коллектора транзистора на базу через пусковой диод (цепи $R_1Д_2$ и $R_2Д_7$). Роль нелинейного элемента выполняет диод, который при подходе рабочей точки транзистора к области насыщения замыкает цепь обратной связи, шунтируя переход коллектор — база. В момент запирания транзистора диод размыкает цепь обратной связи.

С помощью резистора $R_1(R_2)$ задается необходимый уровень отпирания диода $Д_2(Д_7)$, при котором замыкание цепи обратной связи должно происходить раньше, чем транзистор достигнет режима насыщения. Для повышения быстродействия сопротивление резистора $R_1(R_2)$ выбирают малым; например, в триггере, работающем на частоте 50 *Мгц*, оно составляет 1 *ком*. Шунтирование резистора нелинейной обратной связи диодом $Д_1(Д_9)$ дополнительно сокращает время рассасывания.

Процессы, происходящие в цепи обратной связи, обеспечивают подготовку диода прямым током, величина которого может состав-

лять 1—3 *ма*. Такая подготовка позволяет при запуске значительно сократить время установления прямого тока, которое должно быть меньше длительности пускового импульса.

В целях повышения быстродействия триггера необходимо уменьшить время восстановления напряжения в цепи базы запертого транзистора. Для этого в схему введен диод $Д_3$ ($Д_6$), шунтирующий переход эмиттер — база; при этом происходит ограничение перепада $U_{б.э}$.

Сопротивление резистора $R_б$ выбирается из условия надежного запирания транзистора. Для повышения быстродействия его уменьшают до величины $R_б = (1,5 \div 2) R_к$.

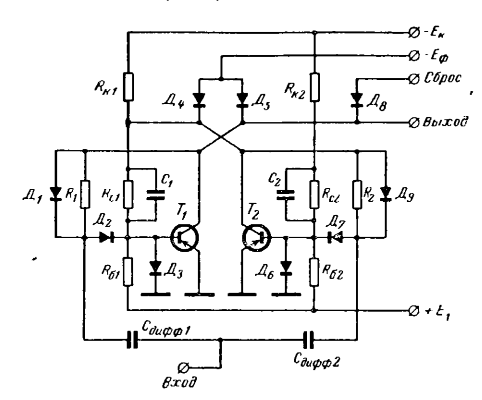


Рис. 13. Схема высокочастотного триггера.

Повышению быстродействия также способствует отсутствие стабилизирующего резистора $R_э$ в цепи эмиттера.

Для сокращения времени рассасывания применяется форсирование запуска, т. е. увеличение амплитуды тока пускового импульса $I_{вх}$. Правильно выбранная емкость дифференцирующего конденсатора $C_{дифф}$ должна обеспечить $I_{вх} = (1,5 \div 2) I_{к.н}$.

При работе триггера значительную часть времени занимают процессы восстановления, т. е. формирования фронта $t_{ф1}$ и спада $t_{ф2}$, которые обычно находятся в соотношении $t_{ф2} \approx 2t_{ф1}$.

Для повышения быстродействия необходимо приближаться к равенству $t_{ф2} = t_{ф1}$. Сокращение длительности $t_{ф2}$ достигается с помощью диодной фиксации коллекторного напряжения запертого транзистора. Для этого в схему триггера вводятся диоды $Д_4$ и $Д_5$ и дополнительный источник питания $E_ф$; напряжение источника $E_ф$ в большинстве случаев составляет 0,5—0,6 напряжения $E_к$.

Схема с диодной фиксацией работает следующим образом. Если транзистор T_1 отперт и потенциал его коллектора ниже выбран-

ного уровня фиксации, то диод $Д_5$ находится в запертом состоянии и не влияет на режим транзистора.

По достижении напряжением коллектора уровня фиксации $E_ф$ диод $Д_5$ начинает проводить ток и на коллекторе T_1 устанавливается потенциал, равный напряжению источника $E_ф$. В этом случае транзистор не запирается полностью, время восстановления напряжения на коллекторах сокращается, длительности фронтов и спада приблизительно уравниваются. В результате применения диодной фиксации быстродействие повышается примерно вдвое. Недостатком следует считать понижение амплитуды выходного напряжения, однако этого можно избежать, если $E_ф$ выбрать по допустимому коллекторному напряжению, а $E_к$ несколько повысить.

Уменьшение сопротивления коллекторной нагрузки $R_к$ также способствует сокращению времени рассасывания. Одновременно снижается емкость коллекторного перехода, что благоприятно сказывается на сокращении длительности фронта $t_{ф1}$. Коллекторный ток необходимо выбирать таким, чтобы мощность, рассеиваемая транзистором, не превышала допустимой.

Для повышения температурной стабильности в схемах высокочастотных триггеров, предназначенных для работы со скоростью счета 20 *Мгц* и выше, применяются кремниевые высокочастотные транзисторы.

В заключение необходимо рассмотреть схему триггера, у которого в коллекторно-базовые цепи включены эмиттерные повторители. Последние выполняют функции трансформаторов сопротивлений в цепях коллекторно-базовых связей и при подключении внешних нагрузок. Это дает возможность во время переключения обеспечить большие входные токи транзисторов T_1 и T_2 и тем самым ускорить процесс переключения и повысить быстродействие.

Значительное повышение быстродействия триггера с эмиттерными повторителями происходит за счет сокращения времени восстановления исходного состояния в коллекторных цепях, так как заряд форсирующей емкости $C_1(C_2)$ происходит не через $R_к$, а через выходное сопротивление эмиттерного повторителя, которое в указанном случае приближенно равно $R_к/\beta$.

Постоянная времени заряда теперь будет равна не

$$\tau_c \approx C_1 R_к, \quad а \quad \tau_c \approx C_1\left(R_{вх} + \frac{R_к}{\beta}\right),$$

где $R_{вх}$ — входное сопротивление открытого транзистора триггера.

Недостатком схемы является ее сложность. Поэтому, если требования к нагрузочной способности триггера невысоки, следует применять более простую схему с диодной фиксацией, которая обеспечивает такое же быстродействие, как и схема с эмиттерными повторителями.

Ниже приводятся описания схем высокочастотных декад с различным быстродействием, триггеры которых построены в основном по схеме, описанной выше.

Декада 10 *Мгц*

Декада, схема которой представлена на рис. 14, позволяет вести счет импульсов с частотой до 10 *Мгц*. Блок-схема декады приведена на рис. 4. Триггеры в декаде применены с управляемым счетным запуском на базы.

Для обеспечения быстродействия в декаде использованы высокочастотные транзисторы и диоды, введена диодная фиксация коллекторного напряжения запертых транзисторов (на уровне 6 *в*), шунтированы диодами резисторы дифференцирующих цепей; в схему декады введены два ключа — промежуточный и управляющий.

Для улучшения стабильности работы при изменениях температурных условий в декаде применены кремниевые транзисторы структуры *n-p-n*.

Запуск декады производится импульсами отрицательной полярности с амплитудой около 6 *в*. Сброс на нуль осуществляется положительным импульсом с амплитудой 12 *в* и длительностью 50 *мксек*, который подается на базы «единичных» транзисторов.

По цепи «*Сброс*» триггеры развязаны резисторами сопротивлением 15 *ком*. Быстродействие триггера *Тг-1* повышено за счет уменьшения сопротивления коллекторной нагрузки $R_к$.

Так как применение диодной фиксации снижает амплитуду выходного сигнала, то для обеспечения уверенного запуска триггеров *Тг-2* и *Тг-4* и разгрузки триггера *Тг-1* к его нулевому выходу подключен промежуточный ключ на транзисторе T_3. В отсутствие сигнала ключ заперт. Для повышения быстродействия в схеме ключа также применена диодная фиксация. Ключ является инвертором сигнала; на его выходе формируются импульсы отрицательной полярности. При поступлении на вход триггера *Тг-1* второго счетного импульса транзистор T_2 запирается и на его выходе появляется положительный перепад напряжений, который через конденсатор C_7 подводится к базе транзистора T_3. Последний отпирается, и с его выхода отрицательный импульс подается на счетный вход триггера *Тг-2* и вход «нулевого» транзистора T_{10}(*Тг-4*).

Для осуществления пересчета на 10 триггер *Тг-2* под действием восьмого счетного импульса переходит в «единичное» состояние и в то же время становится нечувствительным к запуску последующим, десятым, импульсом.

Для отключения триггера *Тг-2* между коллектором транзистора T_5 и резистором дифференцирующей цепи R_{14} включен управляющий ключ на транзисторе T_4, который входит в цепь потенциальной обратной связи; резистор R_{15} является его коллекторной нагрузкой. До прихода восьмого импульса транзистор T_4 находится в отпертом состоянии и не влияет на работу триггера *Тг-2*. К базе транзистора T_4 через цепь $R_{64}C_{17}$ подводится положительное напряжение с «нулевого» выхода триггера *Тг-4*(T_{10}). Эта цепь служит для развязки триггеров *Тг-4* и *Тг-2*.

Восьмой импульс, опрокидывая триггер *Тг-4*, отпирает транзистор T_{10}; понижение потенциала на его коллекторе переводит транзистор T_4 в запертое состояние. На его нагрузке R_{15} устанавливается напряжение, равное +12 *в*, которое оказывается приложенным к пусковому диоду $Д_9$ и, запирая последний, отключает триггер *Тг-2*. Десятый импульс, минуя триггер *Тг-2*, вновь опрокидывает триггер *Тг-4*; при этом запирается транзистор T_{10}. Повышение положительного потенциала на его коллекторе отпирает T_4, запрет с диода $Д_9$ снимается, и триггер *Тг-2* подготовлен к продолжению работы. Для получения отрицательного импульса на выходе декады служит дифференцирующая ячейка $C_{20}R_{57}$. Диод $Д_{25}$ «срезает» положительный импульс, возникающий при дифференцировании выходного сигнала. Ячейка подключена к единичному выходу триггера *Тг-4*.

Для повышения нагрузочной способности транзистора T_9 его коллекторная нагрузка уменьшена до 750 *ом*. Питание декады осуществляется от стабилизированных источников питания с напряжениями +12, +6 и —6 *в*.

Дешифратор декады представляет собой матрицу, состоящую из десяти резисторов, которая управляет ключами на транзисторах структуры *n-p-n* (2N 1 990). Работа схемы описана в гл. 3.

Для уменьшения нагрузки на коллекторы транзисторов триг-

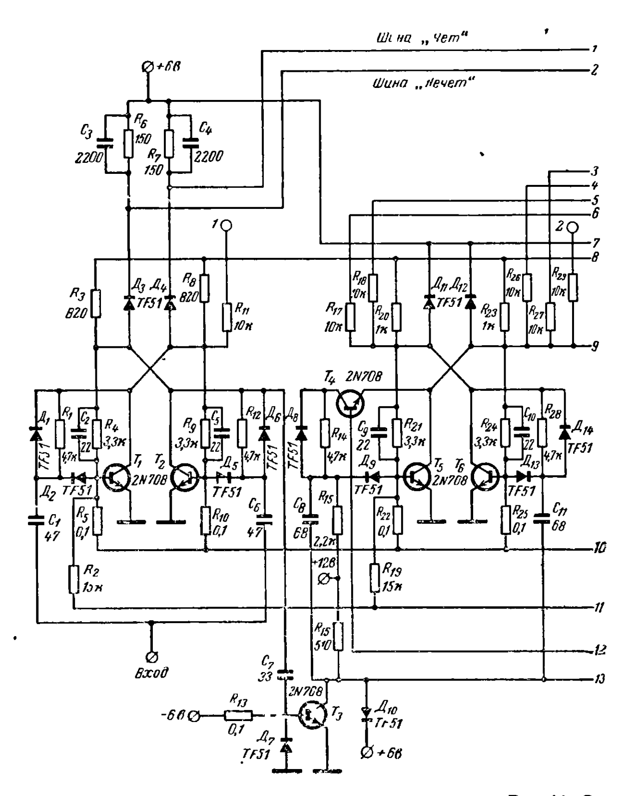
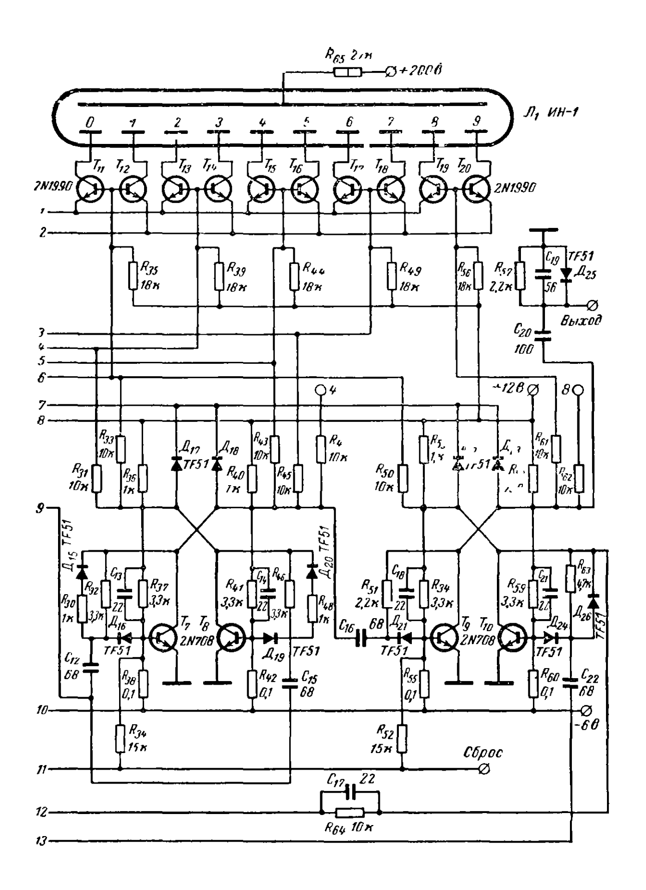


Рис. 14. Схема



декады 10 *Мгц.*

4*

гера *Тг-1* шины «*Чет*» и «*Нечет*» подключены к цепям фиксации коллекторного напряжения.

Индикатор питается напряжением +200 *в*. К аноду ИН-1 высокое напряжение подводится через ограничивающий резистор R_{65}. Через резисторы R_{11}, R_{29}, R_{47} и R_{62} происходит передача состояний триггеров на цифропечатающее устройство для записи результатов измерений.

Декада 20 *Мгц*

На рис. 15 представлена принципиальная схема пересчетной декады с максимальной частотой счета 20 *Мгц*, предназначенной для работы в схеме электронного частотомера. В схему декады входят следующие узлы: входной усилитель, четыре триггерные ячейки, промежуточный усилитель, диодный селектор, эмиттерный повторитель, выходной усилитель и каскад сброса.

Для получения входных импульсов отрицательной полярности, необходимых для запуска триггерной ячейки на транзисторах структуры *n-p-n*, на входе декады включен инверторный каскад на транзисторе T_{12}. Каскад работает в ключевом режиме.

Триггеры *Тг-1*, *Тг-2* и *Тг-3* включены по счетному входу, *Тг-4* имеет раздельные входы.

Для снижения нагрузки на триггер *Тг-1* на его выходе включен промежуточный усилитель на транзисторе T_{14}, работающий также в ключевом режиме. С выхода промежуточного усилителя сигнал подается на триггер *Тг-4* (транзистор T_{21}) и через диодный селектор ($Д_{18}$) на триггер *Тг-2*.

Для осуществления пересчета на десять в декаде введена потенциальная отрицательная обратная связь. Цепь обратной связи составляет эмиттерный повторитель (T_{22}) и селектор, упоминавшийся выше. Исходные состояния триггеров показаны в табл. 4.

Таблица 4

Исходные состояния триггеров декады 20 *Мгц*

Тг-1		*Тг-2*		*Тг-3*		*Тг-4*	
T_{11}	T_{13}	T_{15}	T_{16}	T_{17}	T_{18}	T_{20}	T_{21}
0	1	0	1	0	1	1	0

Запертое состояние транзистора обозначено «0», отпертое состояние — «1».

До прихода восьмого импульса декада работает, как обычный двоичный счетчик. При этом селектор ($Д_{18}$) отперт для прохождения отрицательных импульсов, так как потенциал его анода равен нулевому потенциалу коллектора транзистора T_{21} через эмиттерный повторитель на транзисторе T_{22}. Под действием восьмого входного импульса происходит опрокидывание триггера *Тг-4*. Отрицательное напряжение, возникающее при этом на коллекторе транзистора T_{21}, запирает селектор, отключая тем самым цепь запуска триггера

Тг-2. Девятый импульс опрокидывает только первый триггер; десятый импульс по обходному пути воздействует только на триггер *Тг-4* и опрокидывает его. Декада возвращается в исходное состояние.

На обоих входах триггера *Тг-4* включены укорачивающие цепочки $R_{63}C_{15}$ и $R_{78}C_{19}$ с различными постоянными времени. Наличие укорачивающих цепочек повышает устойчивость работы декады.

Для увеличения нагрузочной способности триггера *Тг-4* сигнал с его выхода поступает на выходной усилитель, собранный на транзисторе T_{23}. Последовательная цепь $R_{77}C_{22}$ на выходе этого каскада служит для согласования декад при их соединении в счетчике.

Сброс (установка) триггеров декады в исходное состояние «0» осуществляется через диоды $Д_{17}$, $Д_{25}$, $Д_{32}$ и $Д_{41}$.

Импульс сброса положительной полярности поступает на вход каскада сброса (T_{19}). С выхода последнего импульс отрицательной полярности через диоды сброса подается на соответствующие плечи триггеров и производит их сброс в исходное состояние.

Наличие автономного каскада сброса в схеме декады позволяет снизить мощность устройства сброса в приборе.

Диод $Д_{36}$ служит для развязки цепи базы эмиттерного повторителя на транзисторе T_{22} от схемы матрицы.

Через резисторы R_{19}, R_{39}, R_{53} и R_{74} происходит передача состояний триггеров на цифропечатающую машину.

Быстродействие декады обеспечивается за счет применения высокочастотных транзисторов и импульсных диодов, введения диодов для ограничения перепада напряжений база—эмиттер и снятия импульсов нерабочей полярности, шунтирования диодами резисторов дифференцирующих цепей, введения в схему промежуточного усилителя.

Технические данные декады

1. Входной сигнал — импульс положительной полярности, имеющий амплитуду 4—10 *в*, длительность фронта не более 10 *нсек*, длительность импульса не менее 20 *нсек*.

2. При частоте следования менее 2 *Мгц* декада может запускаться импульсами со следующими параметрами: амплитуда около 6 *в*, длительность фронта не более 50 *нсек*, длительность импульса не менее 150 *нсек*.

3. Выходной сигнал — импульс положительной полярности амплитудой не менее 6 *в*, длительность фронта не более 50 *нсек*.

4. Сброс декады в нулевое состояние осуществляется перепадом напряжения от минус 8 *в* (—12 *в*) до минус 0,5—0 *в*. Время действия перепада должно быть не менее 1 *мксек*.

5. Питание декады производится от стабилизированных источников напряжениями 12,6 *в* ±5%, 6,3 *в* ±5% и 250 *в* ±10% с потреблением не более 200, 5 и 7 *ма* соответственно.

6. Индикация состояний декады осуществляется с помощью газоразрядной лампы $Л_1$.

В заключение следует остановиться на недостатках описываемой декады. Отсутствие фиксации коллекторного напряжения запертого транзистора и уменьшение коллекторного напряжения до уровня 6,8 *в* ограничивают преимущества, которые дает применение транзисторов типа 1Т311Д. Отсутствие управляемого запуска триггера *Тг-4* ограничивает быстродействие декады. Значительное

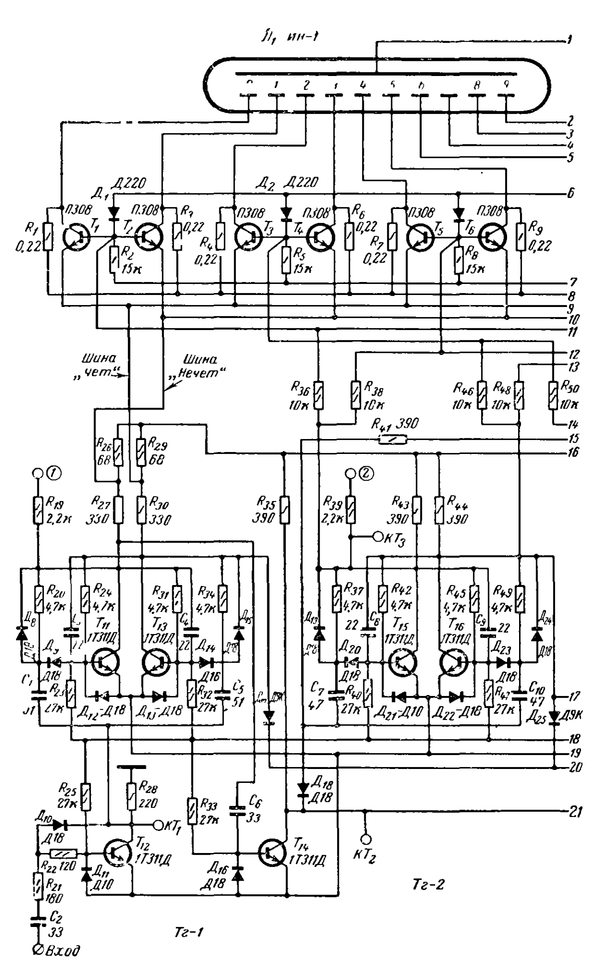
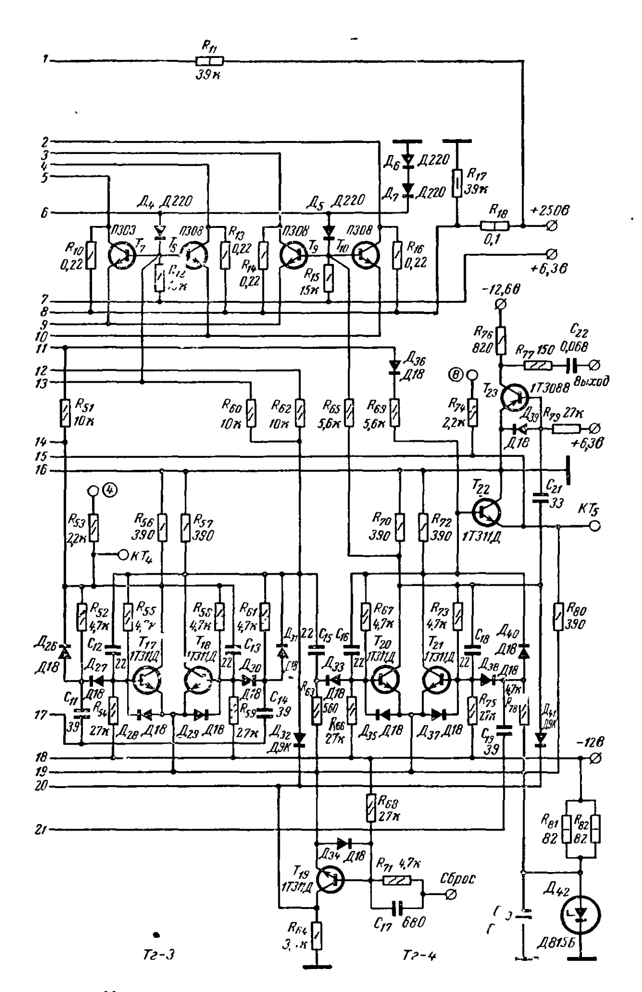

Л1 ИН-1
Шина „чет"
Шина „Нечет"
Вход
Тг-1
Тг-2
КТ1
КТ2
КТ3
П308
Д220
1Т311Д

Рис. 15. Схема



декады 20 *Мгц*.

потребление энергии по коллекторным цепям и необоснованно завышенное (до 250 *в*) напряжение источника питания индикатора снижают экономичность питания декады.

Декада 50 *Мгц*

Наметившаяся в последнее время тенденция к широкому использованию цифровых приборов для измерения частот в ряде отраслей промышленности и при научных исследованиях потребовала интенсивной работы над повышением быстродействия пересчетных устройств.

При разработке высокочастотных декад для работы на частотах выше 10 *Мгц* потребовалось введение в схему пересчетных устройств ряда дополнительных узлов в виде клапанов, ключей и цепей формирования импульсов.

Существенно изменилась структура декады, так как введение новых связей между триггерами изменило привычный порядок соединения этих узлов.

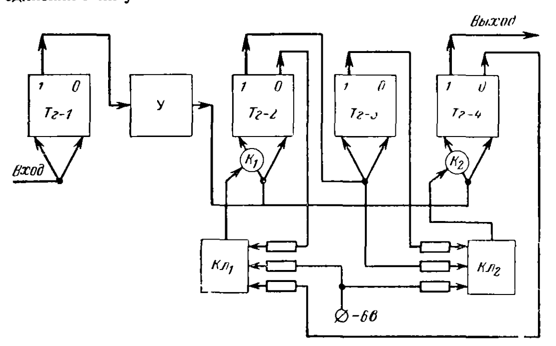


Рис. 16. Блок-схема декады 50 *Мгц*.

Ниже приводится описание пересчетной декады, обеспечивающей счет электрических колебаний, поступающих с частотой 50 *Мгц*.

Особенностью схемы является наличие двух клапанов, с помощью которых обеспечивается пересчет на 10. Работой клапанов управляют соответственно два ключа, которые в свою очередь управляются перепадами напряжения с плеч триггеров. Клапаны и ключи составляют цепи потенциальной отрицательной обратной связи.

Блок-схема декады (рис. 16) делится на две части: первый триггер и устройство пересчета на 5. Между выходом триггера *Тг-1* и входом пересчетного устройства включен усилитель *У*; выход последнего соединен со счетными входами триггеров *Тг-2* и *Тг-4*. «Единичный» выход триггера *Тг-2* соединен со входом триггера

Тг-3. В цепь запуска «единичного» транзистора триггера *Тг-2* включен клапан $К_1$, а в цепь запуска триггера *Тг-4* — клапан $К_2$. Работой клапана $К_1$ управляет ключ $Кл_1$, клапана $К_2$ — ключ $Кл_2$. С ключом $Кл_1$ соединены «нулевые» выходы триггеров *Тг-2* и *Тг-4*, с ключом $Кл_2$ — «единичные» выходы триггеров *Тг-2* и *Тг-3*.

Прежде чем приступить к ознакомлению со схемой декады, рассмотрим работу одного из клапанов и связанного с ним ключа. На рис. 17 показана схема клапана $К_1$ и ключа $Кл_1$. В качестве клапана используется пусковой диод $Д_9$, включенный в цепь базы «единичного» транзистора триггера *Тг-2*. Роль ключа выполняет

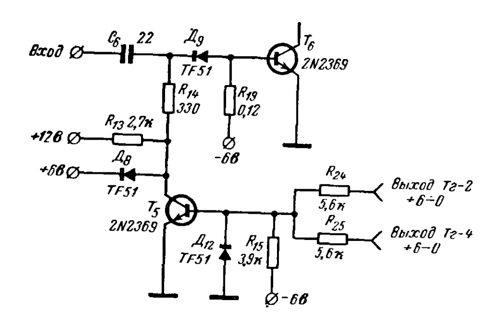


Рис. 17. Схема клапана.

транзистор $Т_5$ структуры *n-p-n*, включенный по схеме с общим эмиттером. Для обеспечения идентичных условий работы триггера и ключа в схеме последнего применена диодная фиксация коллекторного напряжения запертого транзистора. Резистор R_{13} является коллекторной нагрузкой ключа; резистор R_{14} служит для развязки клапана от коллекторной цепи ключа при снятии запрета.

Смещение на базу транзистора $Т_5$ задается от источника с напряжением минус 6 *в* с помощью делителя, который состоит из диода $Д_{12}$ и резистора R_{15}.

Помимо напряжения смещения, к базе ключа по двум цепям подводятся управляющие напряжения с выходов триггеров; в соответствии с перепадами коллекторного напряжения триггера от 0 до +6 *в* к базе ключа могут быть одновременно подведены следующие напряжения:

1) —6, +6 и +6 *в*;
2) —6, 0 и +6 *в*;
3) —6, 0 и 0 *в*.

Напряжение —6 *в* — смещение, а 0 и +6 *в* — управляющие сигналы.

В первом случае ключ оказывается в открытом состоянии, во втором и третьем ключ закрыт. Низкий потенциал коллекторного напряжения открытого ключа обеспечивает открытое состояние клапана для запускающих импульсов.

Коллекторное напряжение закрытого ключа составляет +6 *в*; это напряжение является запрещающим для клапана; в результате этого последний закрывается и выключает триггер из работы.

Перейдем к ознакомлению с работой декады. Принципиальная схема ее изображена на рис. 18. В исходное, единичное, состояние триггеры устанавливаются по сигналу *«Сброс»*.

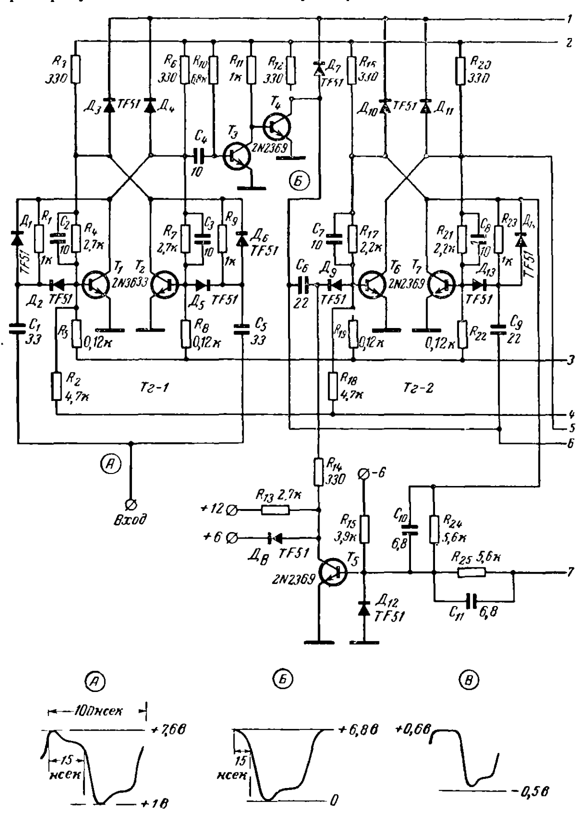
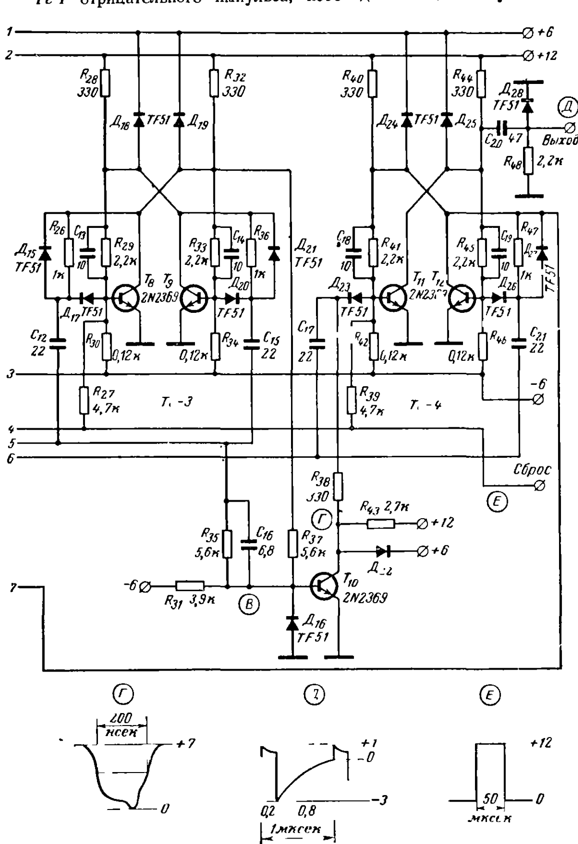


Рис. 18. Схема

Первый триггер переключается под действием каждого импульса, подведенного к его входу. Отпиранию транзистора триггера соответствует перепад коллекторного напряжения от +6 *в* до 0; это в свою очередь соответствует появлению на выходе триггера *Тг-1* отрицательного импульса, необходимого для запуска после-



декады 50 *Мгц*.

дующих триггеров. Так как выходной импульс с триггера *Тг-1* поступает одновременно на счетные входы триггеров *Тг-2* и *Тг-4*, то для повышения нагрузочной способности триггера *Тг-1* сигналы с его выхода подаются на двухкаскадный усилитель (T_3 и T_4). Применение двух каскадов усиления устраняет инвертирование импульсов, полученных с выхода триггера *Тг-1*. Таким образом, на выходе усилителя импульсы отрицательной полярности будут возникать в результате поступления только четных импульсов на вход триггера *Тг-1*. В дальнейшем будем рассматривать прохождение именно этих импульсов через устройство пересчета на 5.

В исходном состоянии, до прихода второго счетного импульса, клапан K_1 открыт, так как ключ $Кл_1$ находится в открытом состоянии под действием напряжений —6, +6 и +6 *в*.

Клапан K_2 закрыт, так как ключ $Кл_2$ заперт отрицательным напряжением 6 *в*. В результате такого состояния клапанов второй импульс опрокинет только триггер *Тг-2*. Клапан K_1 при этом закроется новым сочетанием напряжений: —6, 0 и +6 *в*, но это не помешает триггеру *Тг-2* переключиться под действием следующего, четвертого, импульса. При этом клапан K_1 вновь перейдет в открытое состояние. Перебрасывание триггера *Тг-2* под действием четвертого импульса вызовет переход триггера *Тг-3* в «нулевое» состояние. Клапан K_2 останется закрытым (табл. 5). Шестой импульс вновь перебрасывает триггер *Тг-2* и одновременно закрывается клапан K_1.

Таблица 5

Напряжения на базах ключей $Кл_1$ и $Кл_2$ декады 50 *Мгц*

Ключ	Импульсы					
	0	2	4	6	8	10
$Кл_1$	+6 +6 —6	0 +6 —6	+6 +6 —6	0 +6 —6	+6 0 —6	+6 +6 —6
$Кл_2$	0 0 —6	+6 0 —6	0 +6 —6	+6 +6 —6	0 0 —6	0 0 —6

Клапан K_2 теперь переходит в открытое состояние, так как переброс триггера *Тг-3* при четвертом импульсе и переброс триггера *Тг-2* при шестом импульсе обеспечивают положительный потенциал на базе ключа $Кл_2$.

Восьмой импульс производит опрокидывание триггеров *Тг-2* и *Тг-3* и через подготовленный клапан K_2 триггера *Тг-4*. В результате действия восьмого импульса клапан K_1 вновь оказывается закрытым, и это предотвращает запуск триггера *Тг-2* последующим, десятым, импульсом; клапан K_2 также закрывается. Десятый импульс сможет воздействовать только на вход «нулевого» транзистора T_{12} триггера *Тг-4* и вызовет его опрокидывание.

В результате действия десятого импульса все триггеры переходят в единичное состояние, на выходе *Тг-4* появляется отрицательный импульс переполнения (или переноса) для запуска следующей декады; клапан $К_1$ вновь переходит в подготовленное состояние, а $К_2$ закрывается.

Триггер *Тг-3* выполняет вспомогательную роль переключателя потенциалов базы ключа $Кл_2$.

В дополнение к сказанному выше необходимо остановиться на некоторых особенностях схемы декады, которые обеспечили ее быстродействие: применена диодная фиксация коллекторного напряжения закрытых транзисторов; введена подготовка пусковых диодов прямым током; нагрузка на триггер *Тг-1* снижена путем введения в схему промежуточного усилителя, постоянная времени дифференцирующих цепей триггера *Тг-1* уменьшена относительно остальных триггеров; резисторы нелинейной обратной связи шунтированы диодами; коллекторные нагрузки уменьшены до 330 *ом*.

В декаде применены триггеры с управляемым счетным запуском на базы. Запуск производится импульсом отрицательной полярности с амплитудой, равной 6 *в*.

На рис. 18 внизу приведены осциллограммы процессов в декаде при измерении сигнала с частотой 10 *Мгц*.

Сброс на нуль производится по базовым цепям «единичных» транзисторов триггеров путем подачи импульса положительной полярности с амплитудой 12 *в* и длительностью 50 *мксек*.

Триггеры развязаны по цепи сброса с помощью резисторов R_2, R_{18}, R_{27} и R_{39}. На выходе декады включена дифференцирующая цепь, состоящая из резистора R_{48} и конденсатора C_{20}. Диод $Д_{28}$ срезает положительный выброс выходного импульса.

Импульсы на выходе декады имеют амплитуду 3 *в*. Питание декады производится от стабилизированных источников с напряжениями +12, —6 и +6 *в*. Для питания индикатора используется напряжение +200 *в*.

В дешифраторе применена схема, состоящая из десяти резисторов и десяти ключей, в качестве которых работают высоковольтные транзисторы структуры *п-р-п*.

Способы соединения декад

В многоразрядном электронном счетчике пересчетные декады соединяются между собой последовательно. Запуск каждой последующей декады производится выходными импульсами предыдущей декады.

Для обеспечения точной работы счетчика необходимо, чтобы запускающий импульс, снимаемый с выхода предыдущей декады, возникал в соответствии с каждым десятым импульсом из числа действующих на ее входе.

В декадах, работающих в соответствии с кодом 1—2—4—8, опрокидывание выходного триггера *Тг-4* происходит под действием восьмого и десятого входных импульсов. При этом с «единичного» транзистора триггера снимается импульс отрицательной полярности, а с нулевого — положительной полярности (см. рис. 8). Если для запуска последующей декады будет использован импульс положительной полярности, то при этом неизбежен ее преждевременный запуск (по восьмому импульсу). Это приведет к неверному резуль-

тату измерения; например, 8 импульсов будут отмечены счетчиком как число 10.

Правильным будет использование выходного импульса отрицательной полярности, так как его спад, возникающий при опрокидывании триггера *Тг-4* десятым импульсом, при дальнейшем дифференцировании образует запускающий импульс положительной полярности.

Низкочастотные декады соединяются в счетчике непосредственно; высокочастотные декады, имеющие небольшую амплитуду выходного сигнала, соединяются через усилители. В последнем случае необходимо учитывать инвертирующее свойство усилителя.

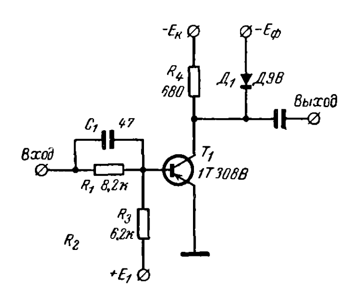


Рис. 19. Схема ключа с повышенным быстродействием.

$E_к = -12$ *в*; $E_ф = -6$ *в*; $E_1 = +2$ *в*.

На рис. 19 изображена схема ключа, используемая в качестве усилителя при согласовании декад. Ключ собран по схеме с общим эмиттером. Для повышения быстродействия в схему ключа введена диодная фиксация потенциала коллектора запертого транзистора и применено формирование входного сигнала. На входе схемы включена формирующая *RC*-цепь, с помощью которой уменьшается установившееся значение входного тока, а следовательно, и глубина насыщения.

В переходном режиме в момент изменения входного сигнала входной ток может значительно превышать установившееся значение, так как резистор входной цепи зашунтирован конденсатором.

Выбор соответствующего типа транзистора также способствует повышению скорости переключения схемы.

Применение внешнего смещения (E_1) улучшает условия работы ключа.

В ряде случаев для формирования запускающих импульсов необходимой полярности используется дифференцирующая цепь, включенная на выходе декады.

Параллельно резистору включается диод, срезающий импульс нерабочей полярности (см. рис. 14 и 18).

Глава третья

ИНДИКАТОРЫ И ДЕШИФРАТОРЫ

Индикаторы

Применение цифрового отсчета при измерении имеет ряд преимуществ. Повышаются точность и быстродействие считывания, так как цифровое обозначение результата измерений легче воспринимается оператором; исключаются ошибки, возникающие при считывании результатов измерений со шкал обычных приборов из-за неточного отсчета делений на шкалах и параллакса; работа цифровых приборов может быть совмещена с работой цифропечатающих машин для записи результатов измерений.

В цифровых приборах индикация результатов измерений производится с помощью устройств цифрового отсчета, в состав которых входят цифровые индикаторы (ЦИ) различных видов. К ним относятся световые табло, проекционные устройства, электролюминесцентные ЦИ, газоразрядные счетные лампы — декатроны, ЦИ из элементов волоконной техники, газоразрядные ЦИ и др. Каждый из перечисленных ЦИ имеет свои преимущества и недостатки.

В приборах с цифровым отсчетом наибольшее распространение в качестве ЦИ получила газоразрядная лампа типа ИН-1. Ее достоинства заключаются в небольших размерах, малом потреблении энергии, высокой контрастности изображения и малой инерционности; схема управления лампой проста и надежна.

Систему электродов лампы образуют десять катодов, выполненных в виде арабских цифр от 0 до 9 и сетчатого диска — анода.

Баллон лампы заполнен неоном, поэтому цифры имеют красное свечение, отчетливо выделяясь на панели прибора. При подаче напряжения на анод и один из катодов в лампе возникает тлеющий разряд. Цифры, просматривающиеся сквозь купол лампы, имеют высоту 16 и ширину около 10 *мм*.

В настоящее время отечественной промышленностью выпускается газоразрядный индикатор типа ИН-4. В отличие от ИН-1 новый индикатор не имеет цоколя, благодаря чему его габариты уменьшились примерно на 35%.

Выводы электродов выполнены в виде штифтов, которые проходят сквозь плоское дно баллона (подобно выводам пальчиковых ламп).

Основные параметры лампы ИН-1: напряжение зажигания — около 200 *в*, ток 2,5—3 *ма*, напряжение горения (при токе 2,5 *ма*) — около 150 *в*. Для зажигания одной из цифр необходимо к соответствующему промежутку цифровой катод — анод приложить через ограничивающий резистор напряжение зажигания, равное примерно 200 *в*. После зажигания цифры на горящем промежутке падает напряжение 150 *в*, а на резисторе — остальные 50 *в*. Для гашения цифр напряжение на соответствующих промежутках должно быть снижено.

Зажигание и гашение цифр индикатора ИН-1 производятся с помощью коммутатора, который в наиболее простом случае должен состоять из десяти усилителей, причем каждый из них выполнен на высоковольтном транзисторе. Схема коммутатора приведена на рис. 20.

Управляющие сигналы, поступающие с триггеров декады, отпирают один из транзисторов до насыщения; остальные девять при этом должны быть заперты. Катод индикатора, соединенный с отпертым транзистором, приобретает высокий отрицательный потенциал относительно анода, благодаря чему происходит зажигание цифры.

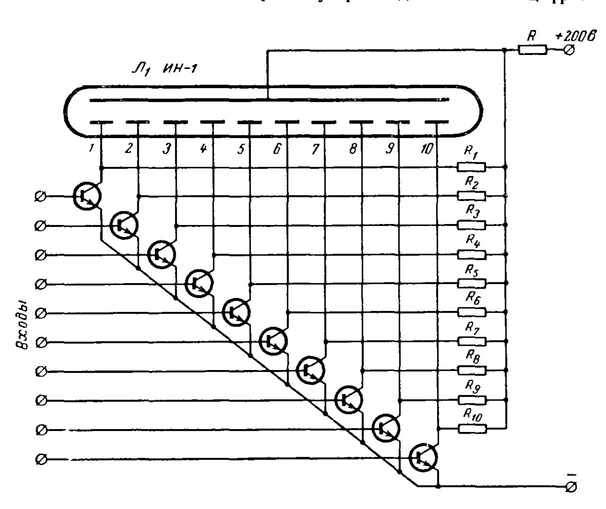


Рис. 20. Схема включения ЦИ с коммутатором на транзисторах.

В то же время напряжение на остальных девяти катодах мало отличается от напряжения анода индикатора, так как коммутирующие транзисторы заперты.

Дешифраторы

Работой цифрового индикатора управляет дешифратор, который преобразует двоично-десятичный код декады в десятичный.

На рис. 21 изображена схема простого и экономичного дешифратора, который состоит из десяти ключевых транзисторов структуры *n-p-n* и матрицы, собранной на резисторах R_1—R_{10}. Ключевые транзисторы включены последовательно с катодами индикатора $Л_1$ и управляют зажиганием соответствующих цифр.

Для упрощения коммутации цифры разделены на две группы: четные и нечетные. Соответственно этому эмиттеры «четных» ключей присоединены к шине «*Чет*», а эмиттеры «нечетных» — к шине «*Нечет*». Шины в свою очередь соединены с эмиттерами транзисто-

ров T_1 и T_2, входящих в триггер *Тг-1*. В зависимости от состояния триггера *Тг-1* будут зажигаться четные или нечетные цифры. Остальные триггеры через матрицу управляют ключевыми транзисторами по базам и гасят ненужные цифры.

До начала счета триггеры декады находятся в «единичном» состоянии, которое обозначается на индикаторе цифрой «0». Транзистор T_1 отперт и на его эмиттерной нагрузке, а следовательно, и на эмиттере четного ключа T_9 устанавливается напряжение, равное — 0,32 *в*.

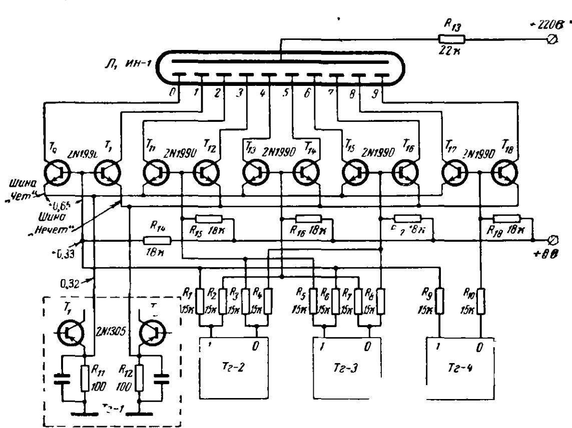


Рис. 21. Схема дешифратора на транзисторах структуры *n-p-n*.

На базе транзистора T_9, к которой подключены резисторы матрицы и резистор смещения, напряжение составляет +0,33 *в*; в результате между эмиттером и базой T_9 действует разность потенциалов, равная 0,65 *в*, под действием которой транзистор отпирается и напряжение на его коллекторе становится равным —0,2 *в*.

На промежутке катод «0» — анод $Л_1$ возникает напряжение зажигания. Остальные четные цифры «погашены», так как ключи их заперты потенциалом, представляющим собой разность напряжений смещения +6 *в* и отрицательного напряжения, подводимого с выходов триггеров через резисторы дешифратора.

Нечетные цифры зажигаться не будут, так как транзистор T_2 заперт и щина «*Нечет*» имеет нулевой потенциал. В результате этого к базам нечетных ключей приложено напряжение, равное +0,3 *в*, которого недостаточно для их отпирания.

В настоящее время щироко применяются пересчетные устройства с дешифратором в виде диодной матрицы. Для питания индикатора в этих устройствах используются напряжения двух источников, соединенных последовательно: +100 и —60 *в*.

В связи с тем, что питание индикатора ИН-1 может производиться пульсирующим напряжением, у источника +100 *в* отсутствует фильтрация. При этом амплитуда пульсаций достигает 25—35 *в*.

Таким образом, к промежутку анод — цифровой катод приложены в действительности сумма напряжений —60 *в* и +100 *в* и напряжение пульсаций. Общее напряжение составляет примерно 200 *в*.

К аноду ИН-1 через ограничивающий резистор с небольшим сопротивлением (4,3—12 *ком*) подводится напряжение +100 *в*. К цифровым катодам через резисторы сопротивлением 22 *ком* подключено напряжение —60 *в*.

На промежутках цифровые катоды — анод индикатора устанавливается суммарное напряжение, которое обеспечивает зажигание цифр. При уменьшении на катодах напряжения от 60 до 2 *в* соответствующие цифры гаснут.

Роль коммутатора напряжения —60 *в* выполняет дешифратор с диодной матрицей (рис. 22). Работа последнего происходит в следующем порядке. Матрица имеет восемь входных и десять выходных шин, которые соединены между собой 30 высоковольтными диодами типа Д220Б (или Д9Ж) в соответствии с кодом декады.

Выходы триггеров через ключи-транзисторы типа МП26Б присоединены к входным шинам матрицы. Выходные шины матрицы соединены с цифровыми электродами индикатора ИН-1 и коллекторами ключей. Ограничивающие резисторы R_{10}—R_{19} сопротивлениями по 22 *ком* являются коллекторными нагрузками ключей: напряжение —60 *в* служит для питания их коллекторных цепей.

Из перепадов напряжения, поступающих с выходов триггеров на вход дешифратора, выделяются десять выходных сигналов. Под их действием ключи переходят из одного устойчивого состояния в другое. При этом за счет протекания тока открытых ключей через общую эмиттерную нагрузку R_9 (75 *ом*) возникает напряжение смещения, равное 2 *в*. Это напряжение используется для надежного запирания ключей, переходящих в закрытое состояние.

Для зажигания цифры ее шина с помощью диодов соединяется с коллекторами запертых ключей. Гашение цифры производится подключением ее шины к коллекторам открытых ключей. К коллектору закрытого ключа подведено напряжение —60 *в*. В этом случае через ограничивающий резистор протекает только ток горения лампы (1—2 *ма*).

При отпирании ключа напряжение на его коллекторе понижается до 2 *в*, так как происходит замыкание напряжения —60 *в* через ограничивающий резистор и открытый ключ. Благодаря этому на промежутке анод — катод индикатора падает лишь напряжение источника +100 *в*, которое не может обеспечить зажигание цифры.

Как и в предыдущей схеме дешифратора, состояние триггера *Тг-1* определяет зажигание четных и нечетных цифр; для этого шины четных цифр через диоды и ключи соединены с «единичным» выходом триггера *Тг-1*, шины нечетных — с «нулевым». Остальные триггеры через диоды и ключи гасят ненужные цифры.

В связи с тем, что четные и нечетные цифры коммутируются независимо, необходимо составлять отдельные схемы дешифраторов для обеих групп цифр.

Описанная схема представляет собой улучшенный вариант дешифратора промышленной декады ИЗ-13, у которой питание

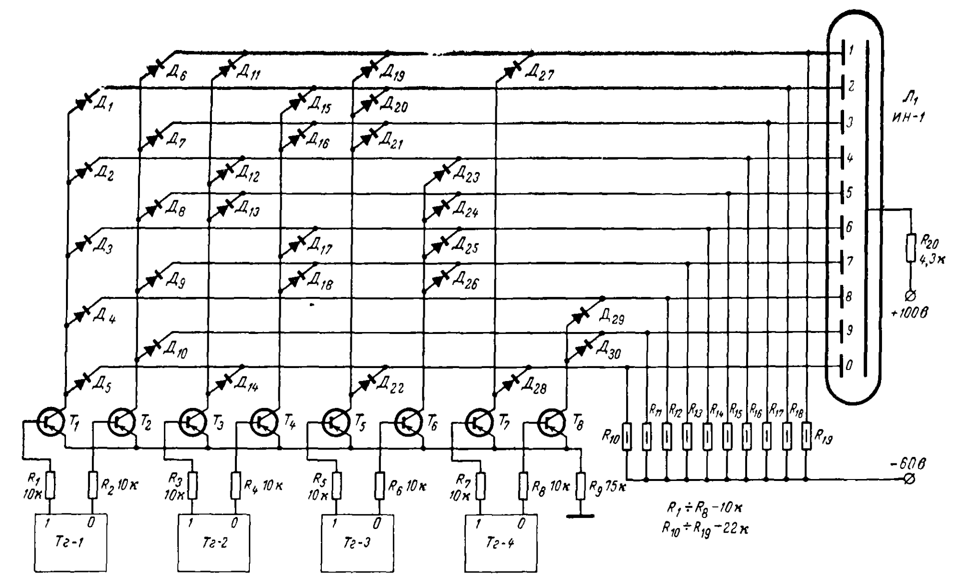


Рис. 22. Дешифратор с диодной матрицей.

индикатора производится от источников напряжения +110 *в* (3 *ма*) и —100 *в* (60 *ма*).

Для повышения экономичности в описываемом дешифраторе питающие напряжения снижены без ухудшения эксплуатационных качеств.

Основной недостаток описанного дешифратора состоит в сложности схемы и значительном потреблении энергии даже при сниженных напряжениях.

На рис. 23 показан дешифратор, который отличается от предыдущего тем, что его матрица составлена из резисторов (взамен диодов).

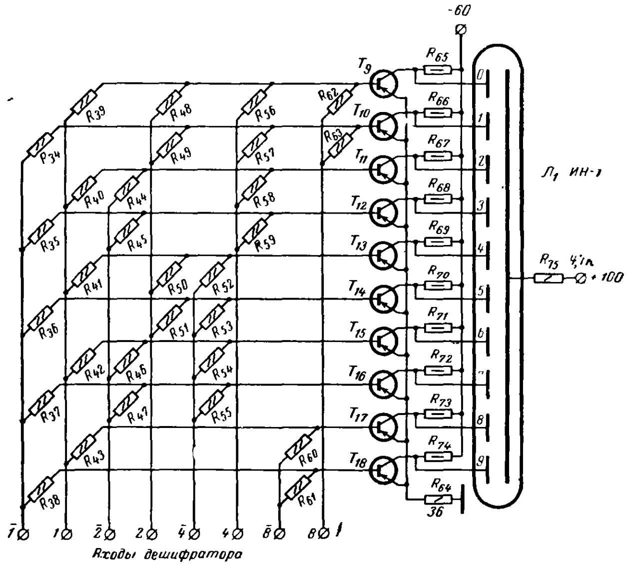


Рис. 23. Дешифратор с резисторной матрицей.

Как и в схеме предыдущего дешифратора, матрица имеет восемь входных и десять выходных шин, которые соединены между собой с помощью 30 резисторов сопротивлением 39 *ком*.

С выходов триггеров управляющие сигналы подаются на входные шины, выходные шины соединены с базами ключей. Их роль выполняют транзисторы типа МП26Б. Питание индикатора производится от двух источников, соединенных последовательно: —60 и

+100 *в*. Сопротивление резисторов матрицы выбрано из расчета минимальной нагрузки на триггер и условий обеспечения необходимого базового тока для управления ключами. В наиболее тяжелом случае, когда к выходу триггера подключены пять резисторов, дополнительная нагрузка на триггер будет составлять около 8 *ком*. Под действием выходных сигналов матрицы девять ключей из десяти переходят в открытое состояние.

Напряжение на девяти цифровых электродах индикатора в результате замыкания источника —60 *в* через ограничивающие резисторы R_{65}—R_{74} (22 *ком*) и открытые ключи снижается практически до нуля. На соответствующих промежутках устанавливается напряжение, равное 100 *в*, которое не обеспечивает зажигания цифр.

Все десять ключей имеют общую эмиттерную нагрузку R_{64} сопротивлением 36 *ом*. Напряжение, равное примерно 1 *в*, падающее на ней, обеспечивает необходимое смещение закрытому ключу.

База десятого ключа, соединенная с одной из выходных шин матрицы, оказывается подключенной к коллекторам отпертых транзисторов и на нее воздействует только напряжение, снимаемое с эмиттерной нагрузки. В результате ключ переходит в закрытое состояние. Напряжение на его коллекторе, равное —60 *в*, в сумме с напряжением второго источника +100 *в* обеспечивает зажигание соответствующей цифры.

Шины четных цифр соединяются с единичным выходом триггера *Тг-1*—1; шины нечетных — с нулевым — $\overline{1}$.

Указанная на рис. 23 нумерация элементов схемы дешифратора является продолжением нумерации элементов декады 250 *кгц* (см. рис. 6), так как дешифратор на резисторах образует с нею единый узел.

Для разбора работы дешифратора обозначим входные шины матрицы соответственно выходам триггеров: *1*, $\overline{1}$, *2*, $\overline{2}$, *4*, $\overline{4}$ и *8*, $\overline{8}$. Так как состояние триггера *Тг-1* определяет зажигание четных или нечетных цифр, то и работу дешифратора следует рассматривать соответственно раздельно для четных и нечетных цифр. Схемы таких дешифраторов показаны на рис. 24.

Работу дешифратора необходимо связывать с состоянием триггеров (см. табл. 2). Рассмотрим, например, зажигание цифр «0» и «6».

Зажиганию цифры «0» соответствует единичное состояние всех триггеров декады. В этом случае цифра «2» погашена с помощью резистора R_{44}, через который происходит передача отрицательного потенциала с коллектора запертого транзистора T_4 на базу ключа T_{11}. Для гашения цифры «4» служит резистор R_{52}, цифры «6» — резистор R_{54}, «8» — резистор R_{60}.

При зажигании цифры «6» триггеры находятся в следующих состояниях: *Тг-1*—«1», *Тг-2*—«0», *Тг-3*—«0», *Тг-4*—«1». Цифра «0» гасится с помощью резисторов R_{48} и R_{56}; цифра «2»—R_{58}; «4»—R_{50}; «8» — R_{60}.

К преимуществу дешифратора на резисторах следует отнести отсутствие диодов, что повышает надежность и экономичность схемы. Применение резисторов мощностью 0,125 *вт* позволяет сократить площадь платы, занятую элементами дешифратора.

Если предполагается изготовление дешифратора по одной из двух последних схем, то необходимо ограничивающие резисторы

монтировать около панелек ламп ИН-1 отдельно от платы декады. Это предохранит элементы декады от излишнего нагрева.

Иногда зажигание необходимой цифры сопровождается слабым свечением остальных цифр. Подсвет возникает в связи с тем, что

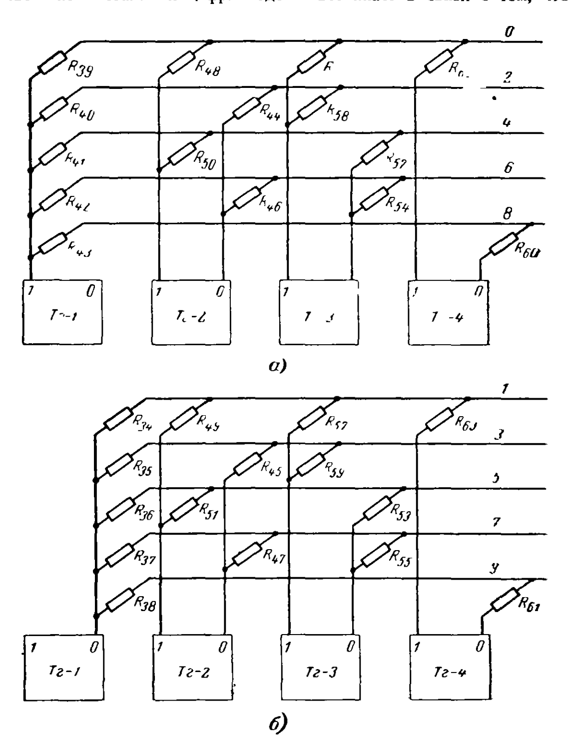


Рис. 24. Схемы дешифраторов для четных (*а*) и нечетных (*б*) цифр.

лампы ИН-1 имеют разброс по напряжениям зажигания и горения.

Устраняется подсвет путем подбора сопротивления ограничивающего резистора в цепи анода (R_{75} на рис. 23). Сопротивление это подбирается в пределах 4,3—12 *ком*.

Дешифратор декады 20 *Мгц* состоит из десяти ключевых транзисторов (T_1—T_{10}) и матрицы, собранной на резисторах R_{36}, R_{38}, R_{46}, R_{48}, R_{50}, R_{51}, R_{60}, R_{62}, R_{65} и R_{69} (см. рис. 15).

Ключевые транзисторы управляют включением (зажиганием) цифр индикаторной лампы. Матрица резисторов переводит двоично-десятичный код декады в десятичный и управляет ключевыми транзисторами по базовым цепям. По эмиттерным цепям ключевые транзисторы управляются перепадами напряжений, снимаемых с коллекторных нагрузок первого триггера. С этой целью ключи, управляющие включением четных и нечетных цифр, разделены на две группы. Ключи четной группы соединены эмиттерами с шиной «*Чет*», нечетной — с шиной «*Нечет*». Шина «*Чет*» соединена с коллектором транзистора T_{13}, «*Нечет*» — с коллектором T_{11}.

Для уменьшения влияния дешифратора на работу триггера *Тг-1* (для снижения нагрузки) коллекторные нагрузки транзисторов T_{11} и T_{13} разделены каждая на две части; шины подключены к точке соединения резисторов R_{26}, R_{27} и R_{29}, R_{30}.

Для включения соответствующего ключа в его базовую цепь подается нулевой потенциал с матрицы, а в эмиттерную цепь — отрицательный потенциал по шинам «*Чет*» или «*Нечет*».

С помощью делителя, составленного из резистора R_2 и диода $Д_1$, на базах транзисторов T_1 и T_2 устанавливается необходимое смещение; подобные делители включены в цепях баз остальных ключей.

В связи с тем, что максимальное коллекторное напряжение транзисторов П308, используемых в качестве ключей, составляет 120 *в*, в схеме питания лампы $Л_1$ предусмотрена коммутация напряжений, не превышающих 100 *в*. С помощью делителя, состоящего из резисторов R_{17} и R_{18}, устанавливается напряжение +100 *в*, которое через резисторы R_1, R_3 и т. д. подводится к коллекторам ключей. Коллекторы ключей соединены с цифровыми электродами индикаторной лампы $Л_1$.

Анод лампы $Л_1$ соединен с источником напряжения +250 *в* через ограничительный резистор R_{11}.

За счет падения напряжения на R_{11} (при горении одной из цифр) на аноде устанавливается напряжение около 150 *в*.

На цифровом электроде в зависимости от состояния ключа будет устанавливаться напряжение +100 *в* или 0, а на промежутке анод—катод — соответственно +50 или +150 *в*. При разности потенциалов 50 *в* цифра будет погашена, при разности 150 *в* цифра будет гореть. Следует иметь в виду, что напряжения на электродах индикатора будут несколько завышены за счет пульсации источника +250 *в*.

Источники питания

При применении дешифратора на транзисторах структуры *n-p-n* в качестве ключей для питания индикатора необходимо иметь источник с напряжением +200 *в*. Для схем дешифраторов на диодах и резисторах необходимо иметь два источника: +100 и —60 *в*.

Напряжение +100 *в* можно получить путем однополупериодного выпрямления переменного напряжения без последующей фильтрации. При этом за счет пульсации снижается средний ток, протекающий через лампу, что благоприятно сказывается на по-

вышении ее долговечности. В то же время яркость свечения цифр остается хорошей.

У напряжения —60 *в* необходимо сгладить пульсации, так как оно используется для питания коллекторных цепей ключей.

Схема гашения цифр

Для устранения мерцания цифр в процессе счета, которое утомляет оператора, индикаторы на это время желательно выключать. По окончании счета они зажигаются на время, необходимое для считывания результата. Продолжительность индикации обычно регулируется.

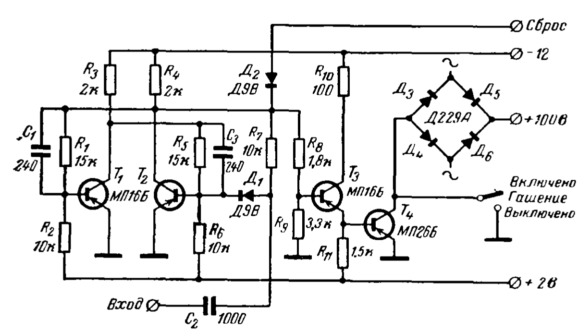


Рис. 25. Схема узла гашения цифр.

Если в схеме прибора питание индикатора осуществляется от двух источников напряжения, то для надежного гашения цифр удобнее отключать напряжение +100 *в*.

Устройство гашения (рис. 25) содержит триггер (T_1 и T_2), эмиттерный повторитель (T_3) и выходной ключ (T_4). По окончании времени индикации сигналом «*Сброс*» триггер переводится в «единичное» состояние (T_1 заперт, T_2 отперт). Напряжение на базе эмиттерного повторителя, связанной с выходом триггера через делитель R_8, R_9, понижается, и транзистор T_3 запирается. На его эмиттере, соединенном непосредственно с базой T_4, появляется положительный потенциал, запирающий выходной каскад. При этом разрывается цепь напряжения +100 *в* и цифры гаснут.

Селектор — узел цифрового прибора, управляющий подачей счетных импульсов на счетчик, по окончании счета закрывается, и сигнал «*Стоп*» опрокидывает триггер схемы гашения. Отрицательный потенциал с делителя R_8R_9 отпирает транзистор T_3 эмиттерного повторителя. Отрицательный перепад напряжений, появляющийся на его эмиттерной нагрузке, открывает выходной ключ T_4 и этим восстанавливает цепь источника +100 *в*. Индикаторы вновь зажигаются и т. д.

При необходимости устройство гашения может быть отключено. Для этой цели служит тумблер на панели прибора с помощью которого коллектор транзистора T_4 и минус источника 100 *в* соединяются с корпусом прибора.

Глава четвертая
ФОРМИРУЮЩИЕ УСТРОЙСТВА

Формирующее устройство 2 *Мгц*

В цифровых приборах измеряемые величины преобразуются в число стандартных импульсов, называемых счетными. В преобразовании сигналов участвует ряд узлов прибора, которые объединяются общим названием формирующее устройство (ФУ). Усиление сигналов до уровня уверенного запуска ФУ обеспечивается входным усилителем.

Параметры счетных импульсов, получаемых на выходе ФУ, не должны зависеть от формы, амплитуды и частоты входных сигналов. Особенно высокие требования предъявляются к длительности фронта импульсов. Дальнейшее преобразование счетных импульсов в цифровой отсчет производится в декадах электронного счетчика.

В качестве формирующего устройства наиболее часто применяется триггер с эмиттерной связью, называемый триггером Шмидта. Эта схема получила широкое распространение благодаря способности сохранять постоянными амплитуду и длительность фронта выходных импульсов при рабоге в широком диапазоне частот. Триггер Шмидта имеет высокую нагрузочную способность. Благодаря наличию эмиттерной связи схема переходит из одного устойчивого состояния в другое при двух различных по величине критических уровнях входного сигнала одной полярности.

То, что схема срабатывает при различных запускающих уровнях, является существенным недостатком тогда, когда необходимо, чтобы длительность сформированного импульса соответствовала полупериоду запускающего синусоидального сигнала.

Рассмотрим схему входного ФУ цифрового частотомера, предназначенного для работы в диапазоне частот до 2 *Мгц* (рис. 26). В состав схемы входят усилитель и собственно ФУ. Усилитель состоит из следующих каскадов: входного эмиттерного повторителя (T_1), усилителя, выполненного по схеме с общим эмиттером (T_2), и выходного эмиттерного повторителя (T_3). Последний служит для согласования высокого выходного сопротивления усилителя с низким входным сопротивлением ФУ.

Для повышения входного сопротивления усилителя (по постоянному току) в цепь базы транзистора T_1 включен последовательно резистор R_1, шунтированный конденсатором небольшой емкости C_1 для осуществления частотной коррекции. Перепады входного напряжения ограничиваются с помощью кремниевых диодов $Д_1$ и $Д_2$, подключенных встречно-параллельно к базе T_1. Резистор R_6 является эмиттерной нагрузкой первого каскада. С эмиттера транзистора T_1 сигнал поступает на базу усилителя (T_2). Для стабилизации работы усилителя потенциал эмиттера транзистора T_2 фиксируется с помощью делителя, в состав которого входят резистор R_8 и диод $Д_3$.

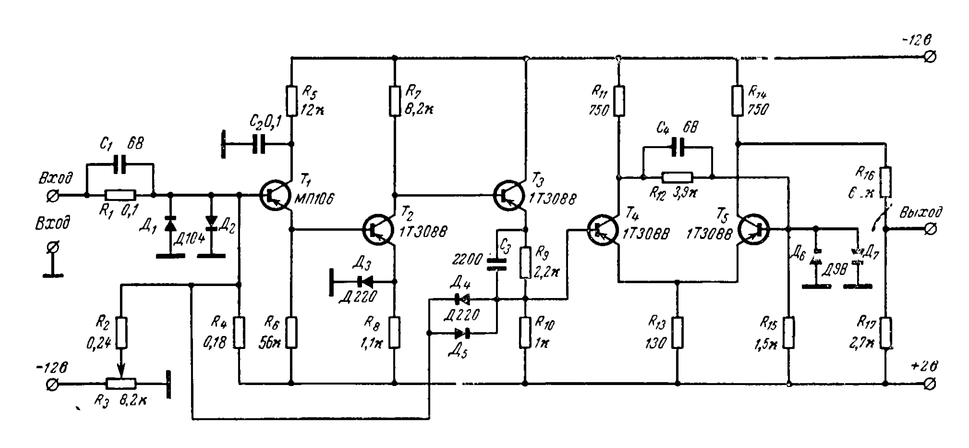


Рис. 26. Схема *ФУ* (2 *Мгц*).

С коллектора транзистора T_2 усиленный сигнал подается непосредственно на базу T_3. Эмиттерная нагрузка транзистора T_3 выполнена в виде делителя, который состоит из резисторов R_9 и R_{10}. Потенциал, снимаемый с резистора R_{10}, определяет порог срабатывания ФУ. В качестве ФУ использован триггер Шмидта, в схеме которого работают транзисторы T_4 и T_5. В отсутствии входного сигнала схема находится в устойчивом состоянии, при котором T_4 заперт, а T_5 отперт и насыщен.

Через общую эмиттерную нагрузку R_{13} протекает ток отпертого транзистора; напряжение, падающее на R_{13}, является запирающим для транзистора T_4. Отрицательный потенциал, снимаемый с делителя R_{11}, R_{12}, R_{15}, удерживает в отпертом состоянии транзистор T_5. Диоды $Д_6$ и $Д_7$ (Д9В) служат для ограничения перепада напряжения на базе T_5. Отрицательная полуволна входного сигнала отпирает транзистор T_4 (рис. 27).

Возрастающий ток $I_{к4}$ ответвляется частично в цепь базы транзистора T_5 и выводит его из насыщения при напряжении U_2. Оба транзистора переходят в активную область, развивается лавинообразный процесс и происходит опрокидывание триггера во второе устойчивое состояние: T_4 насыщен, а T_5 заперт. Напряжение U_2 называется *напряжением срабатывания.* При дальнейшем увеличении входного напряжения транзистор T_4 все больше насыщается, так как ток $I_{к4}$ увеличивается, а $I_{к5}$ уменьшается. При уменьшении входного сигнала токи и напряжения в схеме изменяются до величин, соответствующих уровню U_2, но обратного опрокидывания триггера при этом не происходит. При понижении напряжения до уровня U_1 происходит обратное опрокидывание триггера. Напряжение U_1 называется *напряжением отпускания.* Разность напряжений $U_2—U_1$ называется *напряжением гистерезиса* $U_г$.

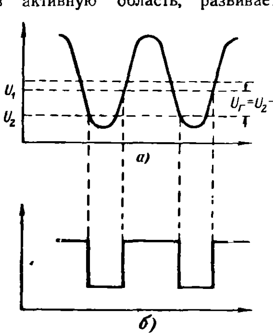


Рис. 27. Графики напряжений на входе и выходе триггера Шмидта.
а — входное напряжение; *б* — выходное напряжение.

Напряжение гистерезиса определяет чувствительность схемы. Высокая чувствительность, соответствующая малому $U_г$, может служить причиной неустойчивой работы, так как появляется возможность ложного запуска от помех. При большом напряжении $U_г$ снижается чувствительность триггера, что в свою очередь требует дополнительного усиления входного сигнала.

Диоды $Д_4$ и $Д_5$, включенные встречно-параллельно, входят в цепь обратной связи. С помощью потенциометра R_3 производится коррекция работы (чувствительности) усилителя и ФУ. Формирующее устройство надежно срабатывает от входного сигнала с напряжением 50—90 *мв* во всем диапазоне частот. Изменение напряжения +2 *в* в пределах от 1,7 до 2,5 *в* не изменяет работу ФУ.

Мостовая схема ФУ

В качестве ФУ может быть использована мостовая схема, изображенная на рис. 28.

Плечи моста составлены из резисторов R_1, R_2, R_5 и R_6. Диагональ BD через развязывающий резистор R_4 соединена с источником питания 12 *в*; в диагональ AC включен переход база—эмиттер транзистора T_1 структуры *n-p-n*. База транзистора T_2 соединена с коллектором T_1. Коллектор T_2 соединен с базой T_1 и точкой A моста. Диод $Д_1$ служит для ограничения перепадов напряжений на входе транзистора T_1; резистор R_3 является коллекторной нагрузкой последнего.

Схема переключается из одного устойчивого состояния в другое, как и триггер Шмидта, в результате изменения уровней входного сигнала при неизменной его полярности.

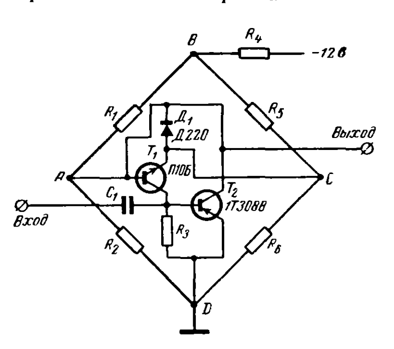


Рис. 28. Мостовая схема *ФУ*.

В исходном состоянии мост уровновешен: потенциалы точек A и C равны; транзисторы T_1 и T_2 заперты.

При подаче на вход схемы отрицательного сигнала транзистор T_2 начинает отпираться и шунтировать плечо AD. Потенциал точки A понижается, что в свою очередь вызывает переход транзистора T_1 в отпертое состояние. Увеличение коллекторного тока $I_{к1}$ вызывает увеличение падения напряжения на R_3, которое способствует еще большему отпиранию транзистора T_2. Процесс происходит лавинообразно. В результате действия входного сигнала происходит понижение потенциала коллектора транзистора T_2 практически до нуля. При уменьшении амплитуды сигнала на входе процесс переключения схемы происходит в обратном порядке. В результате схема выдает импульсы с крутыми фронтами и амплитудой около 5 *в*. Работа ФУ проверялась в диапазоне от нескольких герц до 100 *кгц*; чувствительность схемы около 70 *мв*.

ОГЛАВЛЕНИЕ

Предисловие 3

Глава первая. **Низкочастотн[redacted]екады** 4
- Триггер 7
- Расчет триггера 10
- Декада 250 *кгц* 14
- Декада — генератор ступенчатого напряжения 23
- Устройство пересчета на 6 24

Глава вторая. **Высокочастотные декады** 26
- Декада 10 *Мгц* 28
- Декада 20 *Мгц* 32
- Технические данные декады 33
- Декада 50 *Мгц* 36
- Способы соединения декад 41

Глава третья. **Индикаторы и дешифраторы** 43
- Индикаторы 43
- Дешифраторы 44
- Источники питания 51
- Схема гашения цифр 52

Глава четвертая. **Формирующие устройства** 53
- Формирующее устройство 2 *Мгц* 53
- Мостовая схема ФУ 56